

NI PXIe-5451 Specifications

400 MS/s Two-Channel Arbitrary Waveform Generator

このドキュメントには、日本語ページも含まれています。

This document lists specifications for the NI PXIe-5451 (NI 5451) arbitrary waveform generator.

Specifications are warranted under the following conditions:

- 15 minutes warm-up time at ambient temperature
- Calibration cycle maintained
- Chassis fan speed set to High
- NI-FGEN instrument driver used
- NI-FGEN instrument driver self-calibration performed after instrument is stable

Unless otherwise noted, the following conditions were used for each specification:

- Signals terminated with 50 Ω to ground
- Main path set to 2.5 V_{pk} differential (gain = 2.5, 5 V_{pk-pk} differential)
- Direct path set to 0.5 V_{pk} differential (gain = 0.5, 1 V_{pk-pk} differential)
- Sample clock rate set to 400 MS/s
- Onboard Sample clock used, with no Reference clock
- Analog filter enabled
- 0 °C to 55 °C ambient temperature

Specifications describe the warranted, traceable product performance over ambient temperature ranges of 0 °C to 55 °C, unless otherwise noted.

Typical values describe useful product performance beyond specifications that are not covered by warranty and do not include guardbands for measurement uncertainty or drift. Typical values may not be verified on all units shipped from the factory. Unless otherwise noted, typical values cover the expected performance of units over ambient temperature ranges of 23 \pm 5 °C with a 90% confidence level, based on measurements taken during development or production.

Nominal values (or supplemental information) describe additional information about the product that may be useful, including expected performance that is not covered under *Specifications* or *Typical* values. Nominal values are not covered by warranty.

Specifications are subject to change without notice. For the most recent NI 5451 specifications, visit ni.com/manuals.

To access all the NI 5451 documentation, navigate to **Start» All Programs»National Instruments»NI-FGEN»Documentation**.



Hot Surface If the NI 5451 has been in use, the device or the shield may exceed safe handling temperatures and may cause burns. Allow the NI 5451 to cool before touching the shield or removing the device from the chassis.

Electromagnetic Compatibility Guidelines

This product was tested and complies with the regulatory requirements and limits for electromagnetic compatibility (EMC) as stated in the product specifications. These requirements and limits are designed to provide reasonable protection against harmful interference when the product is operated in its intended operational electromagnetic environment.

This product is intended for use in industrial locations. There is no guarantee that harmful interference will not occur in a particular installation, when the product is connected to a test object, or if the product is used in residential areas. To minimize the potential for the product to cause interference to radio and television reception or to experience unacceptable performance degradation, install and use this product in strict accordance with the instructions in the product documentation.

Furthermore, any changes or modifications to the product not expressly approved by National Instruments could void your authority to operate it under your local regulatory rules.



Caution For EMC compliance, you must install PXI EMC Filler Panels, National Instruments part number 778700-01, in all open chassis slots.



Caution When operating this product, use shielded cables and accessories.

Contents

Electromagnetic Compatibility Guidelines	2
Analog Outputs	4
CH 0+/-, CH 1+/- (Analog Outputs, Front Panel Connectors).....	4
Clocking	40
Onboard Sample Clock	40
External Sample Clock	42
External Sample Clock Timebase.....	44
Exporting Clocks	45
Terminals	45
CLK IN (Sample Clock and Reference Clock Input, Front Panel Connector).....	45
CLK OUT (Sample Clock and Reference Clock Output, Front Panel Connector).....	46
PFI 0 and PFI 1 (Programmable Function Interface, Front Panel Connectors)	47
Triggers and Events	49
Triggers.....	49
Events.....	51
Waveform Generation Capabilities.....	52
Onboard Signal Processing	55
Calibration.....	60
Power	60
Software	61
Physical	62
Hardware Front Panel	62
NI PXIe-5451 Environment	64
Compliance and Certifications.....	65
Safety	65
Electromagnetic Compatibility	65
CE Compliance	65
Online Product Certification.....	65
Environmental Management.....	66
Where to Go for Support.....	67

Analog Outputs

CH 0+/-, CH 1+/- (Analog Outputs, Front Panel Connectors)

Specification	Value	Comments
Number of Channels	2	—
Output Type	Single-ended, differential	Single-ended output available on Main path only.
Output Paths	Main path, Direct path	—
DAC Resolution	16 bits	—

The following figure illustrates the relationship between the differential offset voltage and the common-mode offset voltage, along with a generated peak-to-peak AC signal for single-ended and differential configurations. The peak-to-peak differential receiver voltage rejects the common-mode offset voltage and other common-mode noise present in the signal.

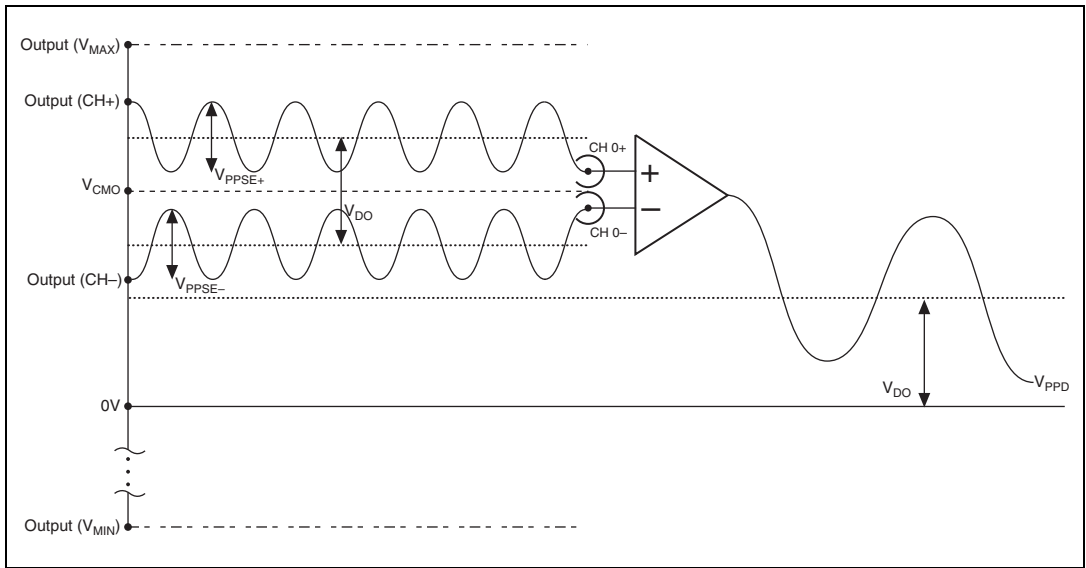


Figure 1. Definition of Common Mode Offset and Differential Offset

$$V_{PPD} = V_{PPSE+} + V_{PPSE-}$$

where V_{PPD} represents the differential peak-to-peak voltage
 V_{PPSE} represents the single-ended peak-to-peak voltage
 V_{DO} represents the differential offset voltage
 V_{CMO} represents the common-mode offset voltage



Note The instantaneous differential voltage is equal to $Output (CH+) - Output (CH-)$. Output offset settings are independent of gain settings.

Specification	Value			Comments	
Amplitude and Offset					
Full-Scale Amplitude Range*	Single-Ended Main Path			Measured on CH+. V_{pk} on each terminal is equal to analog offset + waveform data \times gain.	
	Flatness Correction State	Load	Amplitude (V_{PPSE}) [†]		
			Minimum Value		Maximum Value
	Disabled	50 Ω	0.00176		2.50
		1 k Ω	0.00336		4.76
		Open	0.00352		5.00
	Enabled	50 Ω	0.00124		1.75
		1 k Ω	0.00235		3.33
		Open	0.00247		3.50
	Differential Main Path			Measured as differential peak-to-peak signal amplitude (V_{pk-pk}). Each terminal V_{pk-pk} is half of the differential V_{pk-pk} . V_{pk} on each terminal is equal to differential offset \times 0.5 + common-mode offset + waveform data \times gain/2.	
	Flatness Correction State	Load	Amplitude (V_{PPD}) [†]		
			Minimum Value		Maximum Value
	Disabled	50 Ω	0.00352		5.00
		1 k Ω	0.00671		9.52
		Open	0.00705		10.00
Enabled	50 Ω	0.00247	3.50		
	1 k Ω	0.00470	6.66		
	Open	0.00493	7.00		
<p>Notes: For all configurations, both CH\pm terminals are terminated to ground through loads of the same value.</p> <p>The voltage output levels are set in the software and are based on a 50 Ω per line load termination to ground (the default) or based on the user-specified load resistance. Common-mode offset assumes output terminals are terminated into equal loads to ground. Refer to the <i>NI Signal Generators Help</i> and navigate to NI Signal Generators Help»Devices»NI 5451»Front Panel Connectors»Differential and Single-Ended Channel Connectors for more information.</p> <p>Gain values in NI-FGEN correspond to V_{pk}, which is half the amplitude in V_{pk-pk}.</p> <p>* Combinations of waveform data, offset, and gain that exceed a single-ended peak output voltage of 3.2 V may result in waveform clipping.</p> <p>[†] Amplitude values assume the full scale of the DAC is used. If an amplitude smaller than the minimum value is desired, you can use waveforms less than the full scale of the DAC, or you can use digital gain. Additional offset can be added using waveform data.</p>					

Specification	Value			Comments	
Amplitude and Offset (Continued)					
Full-Scale Amplitude Range*	Differential Direct Path				Both CH 0+/- or CH 1+/- terminals are terminated to ground through loads of the same value. Single-ended values are half of differential values.
	Flatness Correction State	Load	Amplitude (V_{PPD}) [†]		
			Minimum Value	Maximum Value	
	Disabled	50 Ω	0.708	1.00	
		1 k Ω	1.35	1.90	
		Open	1.42	2.00	
	Enabled	50 Ω	0.567	0.8	
		1 k Ω	1.08	1.52	
		Open	1.14	1.6	
Amplitude Resolution	4 digits <0.0025% (0.0002 dB of amplitude range)			—	
<p>Notes: For all configurations, both CH\pm terminals are terminated to ground through loads of the same value.</p> <p>The voltage output levels are set in the software and are based on a 50 Ω per line load termination to ground (the default) or based on the user-specified load resistance. Common-mode offset assumes output terminals are terminated into equal loads to ground. Refer to the <i>NI Signal Generators Help</i> and navigate to NI Signal Generators Help»Devices»NI 5451»Front Panel Connectors»Differential and Single-Ended Channel Connectors for more information.</p> <p>Gain values in NI-FGEN correspond to V_{pk}, which is half the amplitude in V_{pk-pk}.</p> <p>* Combinations of waveform data, offset, and gain that exceed a single-ended peak output voltage of 3.2 V may result in waveform clipping.</p> <p>[†] Amplitude values assume the full scale of the DAC is used. If an amplitude smaller than the minimum value is desired, you can use waveforms less than the full scale of the DAC, or you can use digital gain. Additional offset can be added using waveform data.</p>					

Specification	Value		Comments
Amplitude and Offset (Continued)			
Analog Offset Range, per Terminal	Main Path		Both CH 0+/- or CH 1+/- terminals are terminated to ground through loads of the same value. Offset is any combination of common-mode offset voltage and differential offset voltage.
	Load	Amplitude (V_{pk})*†	
	50 Ω	± 1.00	
	1 k Ω	± 1.905	
	Open	± 2.00	
	Direct Path		
	Load	Amplitude (V_{pk})*†	
	Any	—	
Offset Resolution	Main Path		Applies to differential, common-mode, and single-ended offsets.
	4 digits <0.002% of offset range		
<p>Notes: For the Main path, $V_{CM} + V_{DIFF}/2$ and $V_{CM} - V_{DIFF}/2$ is between ± 2 V, into an open load.</p> <p>For all configurations, both CH\pm terminals are terminated to ground through loads of the same value.</p> <p>The voltage output levels are set in the software and are based on a 50 Ω per line load termination to ground (the default) or based on the user-specified load resistance. Common-mode offset assumes output terminals are terminated into equal loads to ground. Refer to the <i>NI Signal Generators Help</i> and navigate to NI Signal Generators Help»Devices»NI 5451»Front Panel Connectors»Differential and Single-Ended Channel Connectors for more information.</p> <p>* Additional offset can be added using waveform data.</p> <p>† Combinations of waveform data, offset, and gain that exceed a single-ended peak output voltage of 3.2 V may result in waveform clipping.</p>			

Specification	Value	Comments
Accuracy		
DC Accuracy	Single-Ended Main Path	Measured with a DMM. Measured with both output terminals terminated to ground through a high impedance.
	Absolute Gain Error: within ± 5 °C of Self-Cal temperature: $\pm(0.4\%$ of single-ended output range* + 0.5 mV) $\pm(0.3\%$ of single-ended output range* + 0.3 mV), typical outside ± 5 °C of Self-Cal temperature: $- 0.05\%/^{\circ}\text{C}$ $- 0.035\%/^{\circ}\text{C}$, typical Offset Error: $\pm(0.15\%$ of offset + 0.04% of single-ended output range* + 1.25 mV) (0 °C to 55 °C) $\pm(0.08\%$ of offset + 0.025% of single-ended output range* + 0.75 mV) (0 °C to 55 °C), typical	
<p>* For DC accuracy, <i>single-ended output range</i> is defined as $2\times$ the gain setting into high impedance. For example, the accuracy of a DC signal with a gain of 2.5, a load impedance of 1 GΩ, and a single-ended output range of 5 V is calculated by the following equation:</p> <p>Gain error within ± 5 °C of self-cal temperature: $\pm(0.4\% \times 5 \text{ V} + 0.5 \text{ mV}) = \pm 20.5 \text{ mV}$</p> <p>Gain error at +10 °C of self-cal temperature: $\pm 20.5 \text{ mV} - 0.05\% \times 5 \text{ }^{\circ}\text{C} \times (5 \text{ V}) = +8 \text{ mV}/-33 \text{ mV}$</p> <p>Offset error: [2 V offset at gain = 2.5] $\pm(0.15\% \times (2 \text{ V}) + 0.04\% \times (5 \text{ V}) + 1.25 \text{ mV}) = \pm 6.25 \text{ mV}$</p>		

Specification	Value	Comments
Accuracy (Continued)		
DC Accuracy	Differential Main Path	Measured with a DMM. Measured with both output terminals terminated to ground through a high impedance.
	<p>Absolute</p> <p>Gain Error:</p> <p style="padding-left: 20px;">within ± 5 °C of Self-Cal temperature: $\pm(0.6\%$ of differential output range* + 1 mV) $\pm(0.43\% \times$ differential output range* + 500 μV), typical</p> <p style="padding-left: 20px;">outside ± 5 °C of Self-Cal temperature: $- 0.05\%/^{\circ}\text{C}$ $- 0.035\%/^{\circ}\text{C}$, typical</p> <p>Differential Offset:</p> <p style="padding-left: 20px;">$\pm (0.3\%$ of differential offset + 0.01% of differential output range* + 2 mV)</p> <p style="padding-left: 20px;">$\pm (0.16\%$ of differential offset + 0.01% of differential output range* + 1 mV), typical</p> <p>Common Mode Offset:</p> <p style="padding-left: 20px;">$\pm (0.3\%$ of common-mode offset + 2 mV)</p> <p style="padding-left: 20px;">$\pm (0.16\%$ of common-mode offset + 1 mV), typical</p> <p>Channel-to-Channel Relative</p> <p>Gain Error:</p> <p style="padding-left: 20px;">within ± 5 °C of Self-Cal temperature: $\pm(0.66\%$ of differential output range* + 1.75 mV)</p> <p style="padding-left: 20px;">outside ± 5 °C of Self-Cal temperature: $- 0.02\%/^{\circ}\text{C}$ $- 0.01\%/^{\circ}\text{C}$, typical</p>	
<p>* For DC accuracy, <i>differential output range</i> is defined as $2 \times$ the gain setting into high impedance. For example, the accuracy of a DC signal with a gain of 5, a load impedance of 1 GΩ, and a differential output range of 10 V is calculated by the following equation:</p> <p style="padding-left: 20px;">Gain error within ± 5 °C of self-cal temperature: $\pm(0.6\% \times 10 \text{ V} + 1 \text{ mV}) = \pm 61 \text{ mV}$</p> <p style="padding-left: 20px;">Gain error at + 10 °C of self-cal temperature: $\pm 61 \text{ mV} - 0.05\% \times 5 \text{ }^{\circ}\text{C} \times (10 \text{ V}) = +36 \text{ mV}/-86 \text{ mV}$</p> <p style="padding-left: 20px;">Differential Offset Error: [Requested differential offset = 1 V at gain = 5] $\pm(0.3\% \times (1 \text{ V}) + 0.01\% \times (10 \text{ V}) + 2 \text{ mV}) = \pm 6 \text{ mV}$</p>		

Specification	Value	Comments
Accuracy (Continued)		
DC Accuracy	Differential Direct Path	Measured with a DMM. Differential offset is not adjusted during self-calibration. Measured with both output terminals terminated to ground through a high impedance.
	<p>Absolute</p> <p>Gain Error:</p> <p style="padding-left: 20px;">within ± 5 °C of Self-Cal temperature: $\pm 0.2\%$ of differential output range*</p> <p style="padding-left: 20px;">outside ± 5 °C of Self-Cal temperature: $+ 0.030\%/^{\circ}\text{C}$ $+ 0.015\%/^{\circ}\text{C}$, typical</p> <p>Differential Offset: ± 1 mV (0 °C to 55 °C)</p> <p>Common Mode Offset[†]: ± 350 μV (0 °C to 55 °C)</p> <p>Channel-to-Channel Relative</p> <p>Gain Error:</p> <p style="padding-left: 20px;">within ± 5 °C of Self-Cal temperature: $\pm 0.08\%$ of differential output range*</p> <p style="padding-left: 20px;">outside ± 5 °C of Self-Cal temperature: $+ 0.010\%/^{\circ}\text{C}$ $+ 0.005\%/^{\circ}\text{C}$, typical</p>	
<p>* For DC accuracy, <i>differential output range</i> is defined as $2 \times$ the gain setting into high impedance. For example, the accuracy of a DC signal with a gain of 1, a load impedance of 1 GΩ, and a differential output range of 2 V is calculated by the following equation:</p> <p style="padding-left: 40px;">Gain error within ± 5 °C of self-cal temperature: $\pm 0.2\% \times (2 \text{ V}) = \pm 4 \text{ mV}$</p> <p style="padding-left: 40px;">Gain error at $+ 10$ °C of self-cal temperature: $4 \text{ mV} + 0.03\% \times 5 \times (2 \text{ V}) = +7 \text{ mV} - 1 \text{ mV}$</p> <p>[†] Direct path common-mode offset is minimized through active circuitry. Applying an external nonzero common-mode offset to the output terminal is not recommended; however, the common-mode circuitry can sink or source up to 5 mA of common-mode bias current. Terminate both output terminals to ground through the same impedance. If the output terminals are not terminated to ground, the maximum termination voltage is 250 mV through 50 Ω.</p>		

Specification	Value		Comments
Accuracy (Continued)			
AC Amplitude Accuracy	Single-Ended Main Path		Measured using a DMM, with full-scale data into high-impedance, 50 kHz sine wave, 400 MS/s. The output range defined in DC Accuracy must be converted to V_{RMS} by dividing by $(2\sqrt{2})$.
	Absolute within ± 5 °C of Self-Cal temperature: $\pm(0.8\%$ of single-ended output range + 1 mV_{RMS}) $\pm(0.4\%$ of single-ended output range + $750\text{ }\mu\text{V}_{RMS}$), typical		
	Differential Main Path		
	Absolute within ± 5 °C of Self-Cal temperature: $\pm(0.8\%$ of differential output range + 1.5 mV_{RMS}) $\pm(0.4\%$ of differential output range + 1.5 mV_{RMS}), typical		
	Differential Direct Path		
	Absolute within ± 5 °C of Self-Cal temperature: $\pm 0.5\%$ of differential output range Channel-to-Channel, Relative within ± 5 °C of Self-Cal temperature: $\pm 0.2\%$ of differential output range $\pm 0.07\%$ of differential output range, typical		
Channel-to-Channel Timing Alignment Accuracy	Main Path	Direct Path	± 5 °C of self-calibration temperature. Alignment can be improved with manual adjustment by using <i>Sample Clock Delay</i> .
	50 ps 40 ps, typical	35 ps 25 ps, typical	

Specification	Value			Comments
Output Characteristics				
DC Output Resistance	Main Path	Direct Path		For the Direct path only, both output terminals must be terminated with the same impedance to ground.
	50 Ω nominal, per connector	50 Ω nominal, per connector		
Return Loss	Single-Ended and Differential Main Path	Single-Ended Direct Path	Differential Direct Path	Nominal.
	30 dB, up to 20 MHz 27 dB, up to 60 MHz 12 dB, up to 135 MHz	26 dB, 5 MHz to 60 MHz 15 dB, 60 MHz to 145 MHz	35 dB, up to 20 MHz 22 dB, up to 60 MHz 12 dB, up to 145 MHz	
Load Impedance Compensation	Output amplitude is compensated for user-specified load impedance to ground.*			Performed in software.
Output Coupling	DC			—
Output Enable	Software-selectable. When disabled, output is terminated with a 50 Ω , 1 W resistor.			—
<p>* The voltage output levels are set in the software and are based on a 50 Ω per line load termination to ground (the default) or based on the user-specified load resistance. Common-mode offset assumes output terminals are terminated into equal loads to ground. Refer to the <i>NI Signal Generators Help</i> and navigate to NI Signal Generators Help»Devices»NI 5451»Front Panel Connectors»Differential and Single-Ended Channel Connectors for more information.</p>				

Specification	Value		Comments
Output Characteristics (Continued)			
Maximum Output Overload	Main Path	Direct Path	For the Direct path only, both CH 0+/- or CH 1+/- terminals are terminated to ground through loads of the same value.
	$\pm 12 V_{pk}$ from a 50Ω source	$\pm 8 V_{pk}$ from a 50Ω source	
Waveform Summing	The output terminals support waveform summing which means the outputs of multiple NI 5451 signal generators can be connected together.		Clipping may occur if the summed voltage is outside of the maximum voltage range.

Specification	Value		Comments
Frequency Response			
Analog Bandwidth	Baseband	Complex Baseband	Typical. -3 dB, 400 MS/s. Includes DAC sinc response. Flatness correction disabled.
	Main Path, Filter Disabled		
	180 MHz for each I and Q output	360 MHz when used with external I/Q modulator	
	Main Path, Filter Enabled		
	135 MHz for each I and Q output	270 MHz when used with external I/Q modulator	
	Direct Path		
	145 MHz for each I and Q output	290 MHz when used with external I/Q modulator	
Analog Filter	Main Path	Direct Path	
	7-pole elliptic filter for image suppression	4-pole filter for image suppression	

Specification	Value		Comments
Frequency Response (Continued)			
Passband Flatness	Single-Ended and Differential Main Path, Filter Enabled		With respect to 50 kHz into 100 Ω differential load, 400 MS/s. [†]
	Flatness Correction Disabled	Flatness Correction Enabled ^{*, †}	
0 MHz to 60 MHz ^{†, ‡}	0.8 dB, typical	± 0.30 dB ± 0.20 dB, typical	Flatness correction corrects for analog frequency response and DAC sinc response up to $0.3375 \times$ sample rate. Receiver return loss may degrade flatness.
60 MHz ^{†, ‡} to 135 MHz ^{†, **}	3 dB, typical	± 0.50 dB ± 0.30 dB, typical	
Channel-to-Channel Passband Flatness Matching 0 MHz to 60 MHz ^{†, ‡}	± 0.12 dB, typical	± 0.12 dB, typical	With respect to 50 kHz on each channel, 400 MS/s. Load variations may degrade performance.
Channel-to-Channel Passband Flatness Matching 60 MHz ^{†, ‡} to 135 MHz ^{†, **}	± 0.20 dB, typical	± 0.14 dB, typical	Refer to the AC Amplitude Accuracy Main Path specification for the correct terminal configuration for the 50 kHz reference accuracy.
<p>Note: Flatness correction is not supported if the filter is disabled.</p> <p>* Valid for use without OSP enabled or when interpolating by 2\times with OSP enabled. For all larger interpolation rates using OSP, the OSP filters may introduce extra ripple. Refer to the Interpolating Flat Filter Passband Ripple specification in the OSP section for more information about OSP filter ripple.</p> <p>[†] Frequency ranges with flatness correction enabled are sample rate dependent. The 60 MHz frequency is defined by the 0 MHz to 60 MHz Passband Flatness specification.</p> <p>[‡] Value = $\text{Min}(0.3375 \times \text{Sample Rate}, 60 \text{ MHz})$</p> <p>** Value = $0.3375 \times \text{Sample Rate}$</p>			

Specification	Value		Comments
Frequency Response (Continued)			
Passband Flatness	Direct Path		With respect to 50 kHz into 100 Ω differential load, 400 MS/s.†
	Flatness Correction Disabled	Flatness Correction Enabled*‡	
0 MHz to 60 MHz‡,‡	0.5 dB, typical	± 0.24 dB ± 0.13 dB, typical	Flatness correction corrects for analog frequency response and DAC sinc response up to $0.3 \times$ sample rate. Receiver return loss may degrade flatness.
60 MHz‡,‡ to 120 MHz‡,**	1.9 dB, typical	± 0.34 dB ± 0.19 dB, typical	
Channel-to-Channel Passband Flatness Matching 0 MHz to 60 MHz‡,‡	0.05 dB, typical	0.03 dB, typical	With respect to 50 kHz on each channel, 400 MS/s. Load variations may degrade performance.
Channel-to-Channel Passband Flatness Matching 60 MHz‡,‡ to 120 MHz‡,**	0.18 dB, typical	0.04 dB, typical	Refer to the AC Amplitude Accuracy Differential Direct Path specification for more information about the 50 kHz reference accuracy.
<p>* Valid for use without OSP enabled or when interpolating by $2\times$ with OSP enabled. For all larger interpolation rates using OSP, the OSP filters may introduce extra ripple. Refer to the Interpolating Flat Filter Passband Ripple specification in the OSP section for more information about OSP filter ripple.</p> <p>† Frequency ranges with flatness correction enabled are sample rate dependent. The 60 MHz frequency is defined by the 0 MHz to 60 MHz Passband Flatness specification.</p> <p>‡ Value = $\text{Min}(0.3 \times \text{Sample Rate}, 60 \text{ MHz})$</p> <p>** Value = $0.3 \times \text{Sample Rate}$</p>			

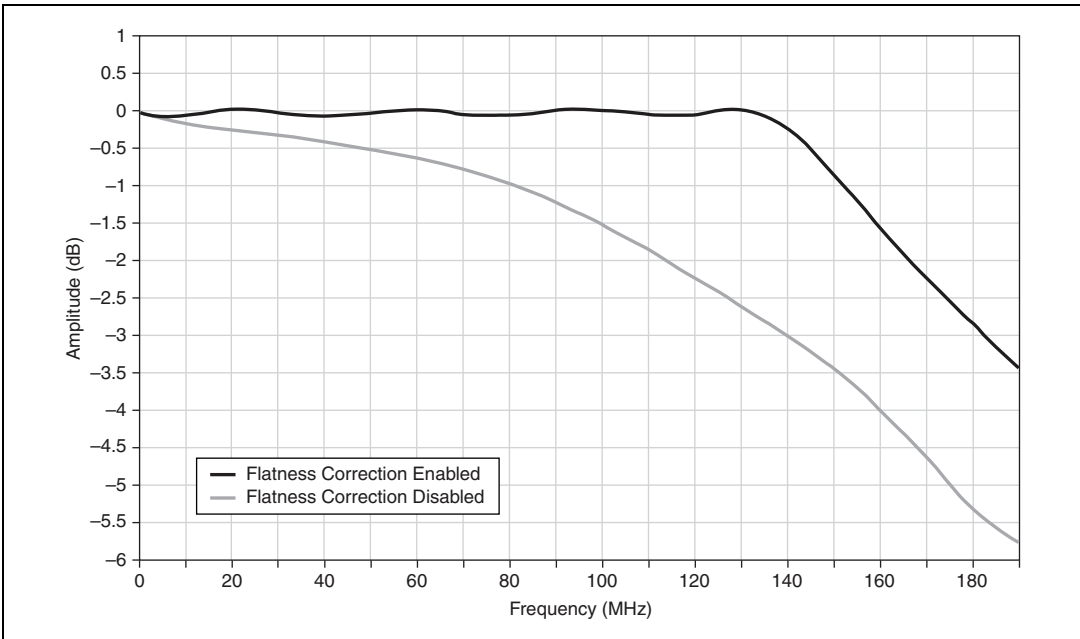


Figure 2. Main Path Filter Enabled Amplitude Response with Flatness Correction Enabled and Disabled, 400 MS/s, Gain=2.5, Differential, Referenced to 50 kHz, Representative Unit

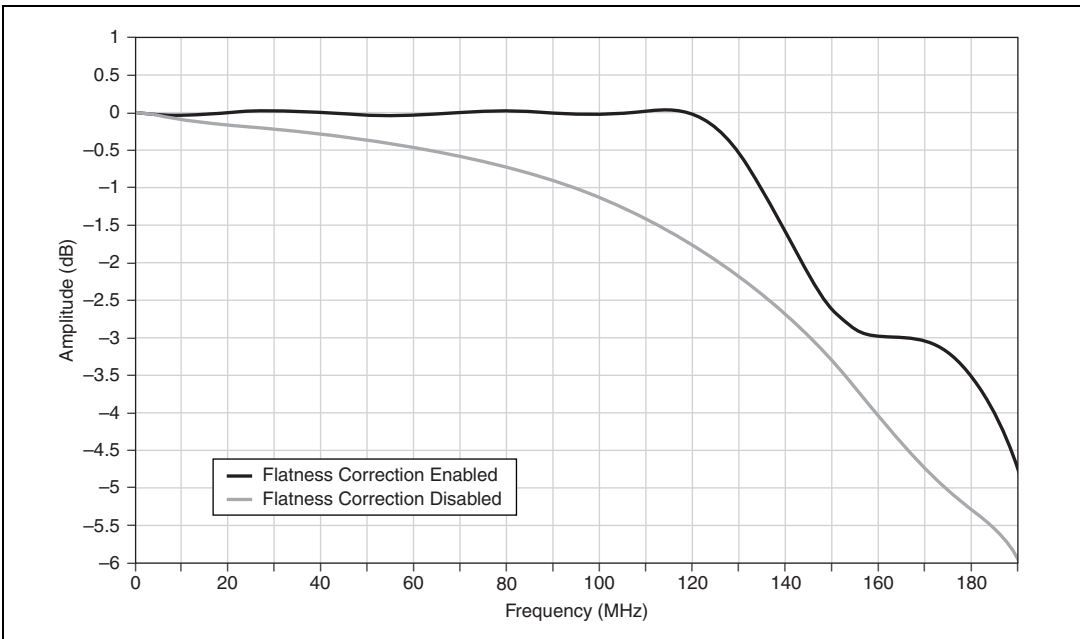


Figure 3. Direct Path Amplitude Response with Flatness Correction Enabled and Disabled, 400 MS/s, Differential, Referenced to 50 kHz, Representative Unit

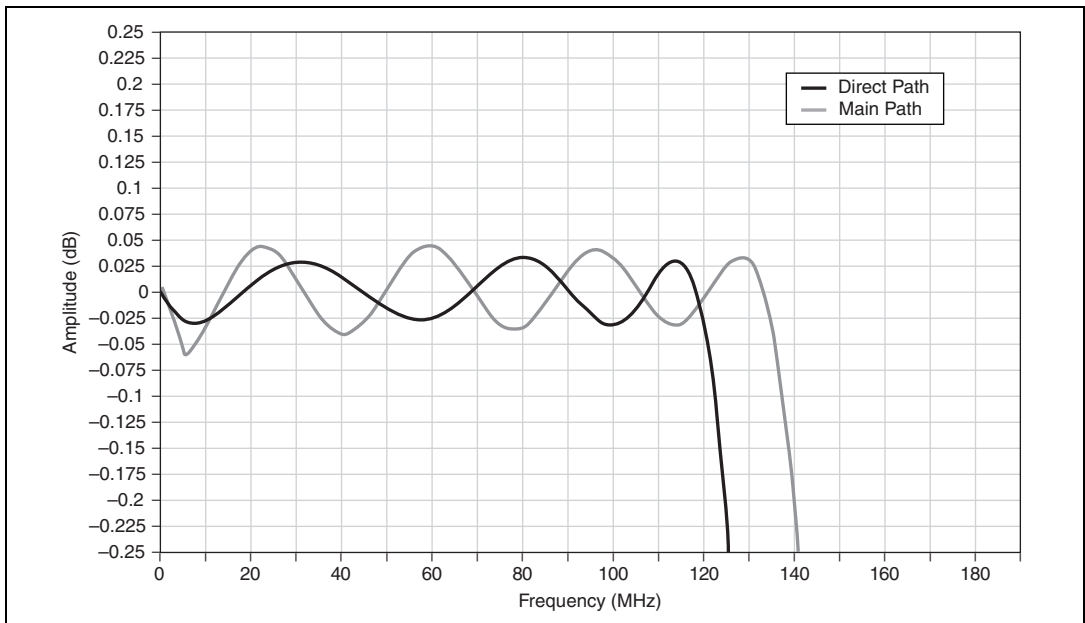


Figure 4. Main and Direct Path Amplitude Response with Flatness Correction Enabled, 400 MS/s, Differential, Referenced to 50 kHz, Representative Unit

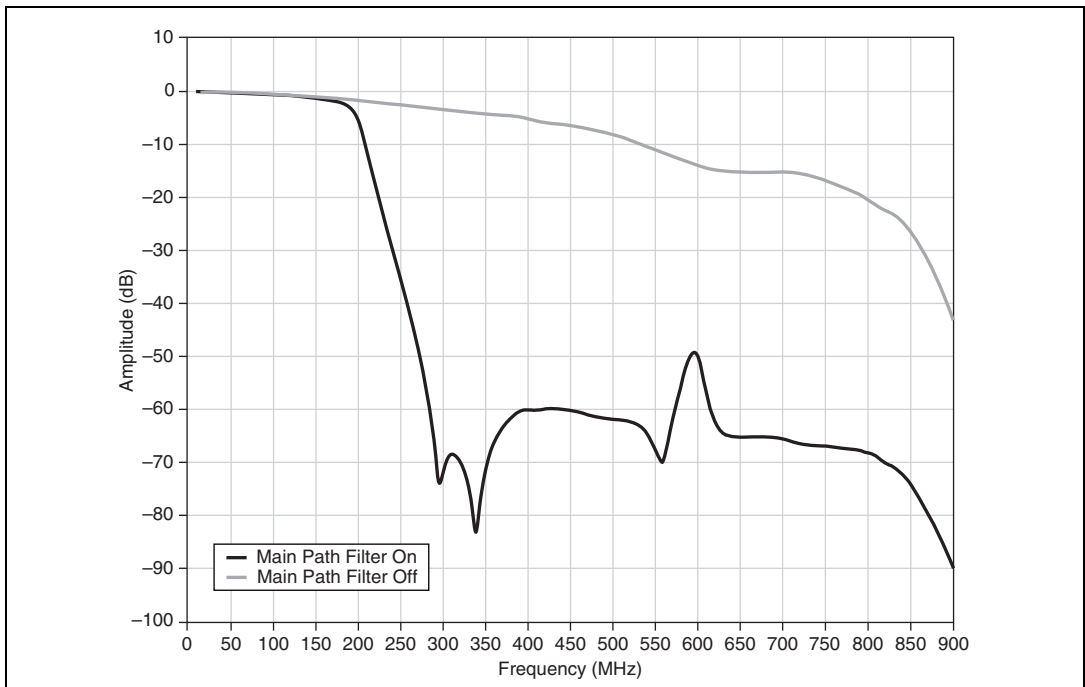


Figure 5. Main Path Characteristic Frequency Response of Image Suppression Filter, Representative Unit

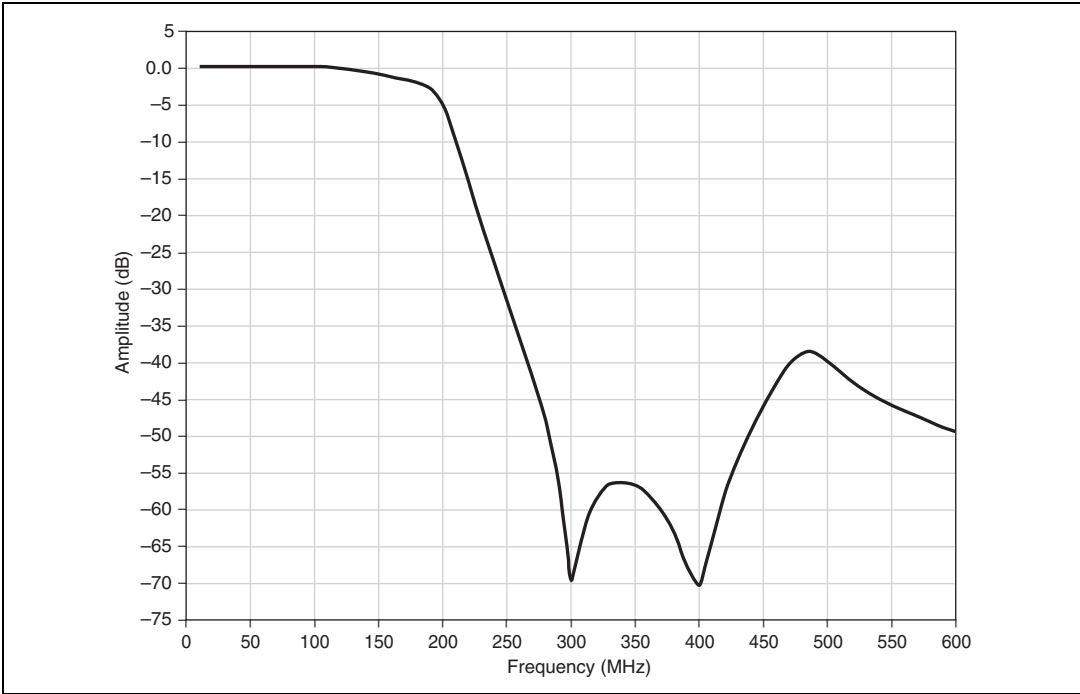


Figure 6. Direct Path Characteristic Frequency Response of Image Suppression Filter, Representative Unit



Note Sinc response due to DAC sampling is not included in Figure 5 or Figure 6.

Specification	Value						Comments
Spectral Characteristics							
Spurious Free Dynamic Range (SFDR) at 1 MHz	SFDR (dB)						
	Frequency Range	Single-Ended Main Path		Differential Main Path		Differential Direct Path	
		Gain = 0.25 0.5 V _{PPSE}	Gain = 0.625 1.25 V _{PPSE}	Gain = 1.25 2.5 V _{PPSE}	Gain = 0.5 1 V _{PPD}		
DC to 7 MHz	82			85		88	Nominal. 400 MS/s, amplitude -1 dBFS. Includes aliased harmonics. Differential output measured single- ended with a balun or differential amp. Terminated into 50 Ω to ground on each terminal.
DC to 200 MHz	75			75		75	
DC to 7 MHz	82		95	98		98	
SFDR without Harmonics	DC to 200 MHz	82	83	84		84	

Specification	Value				Comments	
Spectral Characteristics (Continued)						
SFDR with Harmonics	SFDR (dB)					
		Single-Ended Main Path		Differential Main Path		Differential Direct Path
	Frequency	Gain = 0.25, 0.5 V _{PPSE}	Gain = 0.625, 1.25 V _{PPSE}	Gain = 1.25, 2.5 V _{PPSE}	Gain = 0.5, 1 V _{PPD}	Gain = 2.5, 5 V _{PPD}
	10 MHz	73 (75)*	73 (75)*	73 (75)*	73 (75)*	73 (75)*
	60 MHz	65	61	56	69	64
	100 MHz	53	52	49	55	53
	120 MHz	62	62	62	62	62
160 MHz	—					62
<p>Note: The first specification listed is for a 10.0 MHz sinusoid at a 400 MS/s sample rate (waveform contains 40 unique samples), and the specification in parentheses is for a 10.0 MHz sinusoid at a 399.9 MS/s sample rate (waveform contains over 3000 unique samples with unique DAC codes).</p> <p>* Long, nonrepetitive waveforms like modulated signals offer better spurious performance. For periodic waveforms represented by a small number of unique samples, DAC nonlinearities limit dynamic specifications.</p>						

Specification	Value		Comments	
Spectral Characteristics (Continued)				
SFDR without Harmonics	Frequency	SFDR (dB)		400 MS/s sample rate. Amplitude –1 dBFS. Measured from DC to 200 MHz. All values are typical and include aliased harmonics. Differential output measured single-ended with balun. Characterized at the same gain ranges as <i>SFDR with Harmonics</i> .
		Single-Ended and Differential Main Path	Differential Direct Path	
	10 MHz	74 (76)*	74 (76)*	
	60 MHz	72 (74)*	72 (74)*	
	100 MHz	66	64	
	120 MHz	62	62	
	160 MHz	—	62	
<p>Note: The first specification listed is for a 10.0 MHz sinusoid at a 400 MS/s sample rate (waveform contains 40 unique samples), and the specification in parentheses is for a 10.0 MHz sinusoid at a 399.9 MS/s sample rate (waveform contains over 3000 unique samples with unique DAC codes).</p> <p>* Long, nonrepetitive waveforms, like modulated signals, offer better spurious performance. For periodic waveforms represented by a small number of unique samples, DAC nonlinearities limit dynamic specifications.</p>				

Specification	Value		Comments
Spectral Characteristics (Continued)			
Out-of-Band Performance	In-Band Tone Frequency (MHz)	Out-of-Band Spur Level (dBm)	Nominal. Generating full-scale sine wave at frequency listed, 400 MS/s. Measured 200 MHz to 2 GHz. Anti-imaging filter is fixed and optimized for 400 MS/s.
	Main Path, Filter Enabled		
	0 to 20	<-65 dBm	
	20 to 50	<-45 dBm	
	Direct Path		
	0 to 20	<-80 dBm	
	20 to 50	<-65 dBm	
Channel-to-Channel Crosstalk	Aggressor Output Amplitude	Main Path*	Measured single ended at the victim channel, 0 V DC output, 400 MS/s sample rate. Aggressor channel is terminated into 50 Ω, sine wave output, 400 MS/s sample rate. All values nominal.
	2.5	-90 dBc, 0 MHz to 200 MHz	
	1.25	-85 dBc, 0 MHz to 200 MHz	
	0.5	-80 dBc, 0 MHz to 200 MHz	
	0.15	-70 dBc, 0 MHz to 200 MHz	
	Direct Path		
	<80 dBc, 0 MHz to 200 MHz		
<90 dBc, 0 MHz to 150 MHz			
* The dBc values are referenced to the differential tone power on the aggressor channel. Results are independent of victim and aggressor filter configurations, terminal configurations, and victim channel output amplitude.			

Specification	Value			Comments	
Spectral Characteristics (Continued)					
Total Harmonic Distortion (THD)	Main Path			Amplitude –1 dBFS. Includes the 2 nd through the 6 th harmonic. All values are typical. Measured at 0.1 MHz offset. 400 MS/s sample rate. Differential Main path output measured single ended with a balun.	
	Output Amplitude	Frequency (MHz)	THD (dBc)		
			Single-Ended		Differential
	2.5 V _{PPSE} , 5 V _{PPD}	10	–71		–71
		20	–66		–69
		40	–59		–64
		60	–55		–61
		80	–51		–55
		120	–50		–51
		140	–50		–52
		160	–50		–53
	1.25 V _{PPSE} , 2.5 V _{PPD}	10	–78		–75
		20	–72		–73
		40	–63		–69
		60	–60		–65
		80	–56		–59
		120	–56		–59
		140	–56		–59
		160	–55		–59
	0.5 V _{PPSE} , 1 V _{PPD}	10	–80		–79
		20	–74		–75
		40	–68		–69
		60	–64		–69
		80	–62		–65
		120	–65		–70
		140	–64		–69
		160	–61		–66

Specification	Value			Comments
Spectral Characteristics (Continued)				
Total Harmonic Distortion (THD)	Direct Path			Amplitude -1 dBFS. Includes the 2 nd through the 6 th harmonic. All values are typical. Measured at 0.1 MHz offset. 400 MS/s sample rate. Differential Direct path output measured single ended with a balun.
	Output Amplitude	Frequency (MHz)	THD (dBc)	
	$0.5 V_{PPSE}$, $1 V_{PPD}$	10	-75	
		20	-70	
		40	-68	
		80	-68	
		100	-68	
		120	-78	
160		-83		

Specification	Value			Comments
Spectral Characteristics (Continued)				
Intermodulation Distortion (IMD ₃)	Single-Ended and Differential Main Path			The waveform amplitude for each tone is -7 dBFS. Typical. 400 MS/s sample rate. Two-tone frequencies are frequency ±100 kHz.
	Output Amplitude	Frequency (MHz)	IMD (dBc)	
	2.5 V _{PPSE} , 5 V _{PPD}	10	-87	
		20	-82	
		40	-71	
		60	-63	
		80	-57	
		120	-51	
		160	-48	
	1.25 V _{PPSE} , 2.5 V _{PPD}	10	-92	
		20	-87	
		40	-79	
		60	-72	
		80	-66	
		120	-61	
		160	-57	
	0.5 V _{PPSE} , 1 V _{PPD}	10	-87	
		20	-85	
		40	-82	
		60	-79	
		80	-75	
		120	-79	
		160	-75	

Specification	Value			Comments
Spectral Characteristics (Continued)				
Intermodulation Distortion (IMD ₃)	Single-Ended and Differential Main Path			The digital amplitude for each tone is -7 dBFS. All values are typical. 400 MS/s sample rate. Two-tone frequencies are frequency ±100 kHz. Differential Direct path output measured single-ended with balun.
	Output Amplitude	Frequency (MHz)	IMD (dBc)	
	0.1 V _{PPSE} , 0.2 V _{PPD}	10	-89	
		20	-83	
		40	-78	
		60	-73	
		80	-69	
		120	-66	
		160	-65	
	Direct Path			
	Output Amplitude	Frequency (MHz)	IMD (dBc)	
	0.5 V _{PPSE} , 1 V _{PPD}	10	-84	
		20	-81	
		40	-75	
		80	-71	
100		-68		
120		-68		
160		-66		

Specification	Value					Comments
Spectral Characteristics (Continued)						
Average Noise Density	Output Amplitude		Average Noise Density			Average noise density from DC to 200 MHz generating –40 dBFS, 1 MHz sine wave at 400 MS/s. Differential output measured with a balun. Differential dBm numbers referred back to a 50 Ω system.
	Single-Ended Main Path					
	V_{PPSE}	dBm	$\frac{nV}{\sqrt{Hz}}$	dBm/Hz	dBFS/Hz	
	2.5	12	12.57	–145	–157	
	0.5	–2	9.99	–147	–145	
	0.06	–20.4	9.99	–147	–126.6	
	Differential Main Path					
	V_{PPD}	dBm	$\frac{nV}{\sqrt{Hz}}$	dBm/Hz	dBFS/Hz	
	5	18	17.76	–142	–160	
	1	4	14.11	–144	–148	
	0.12	–14.4	14.11	–144	–129.6	
	Differential Direct Path					
	V_{PPD}	dBm	$\frac{nV}{\sqrt{Hz}}$	dBm/Hz	dBFS/Hz	
	1	4.0	2.24	–160	–164	

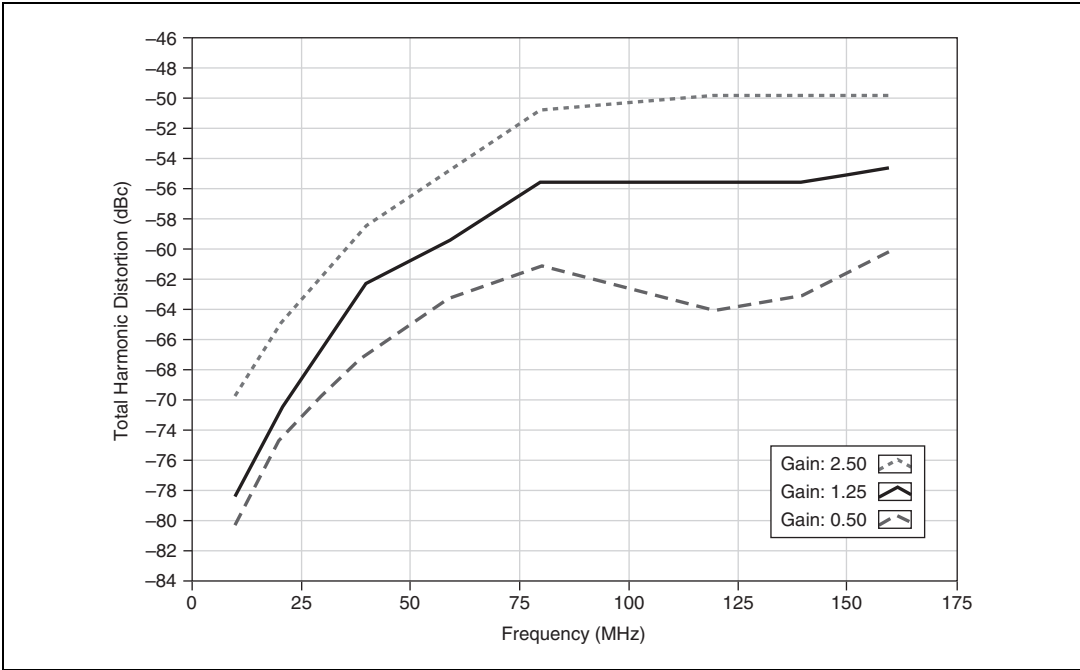


Figure 7. Single-Ended Main Path, Total Harmonic Distortion, Typical

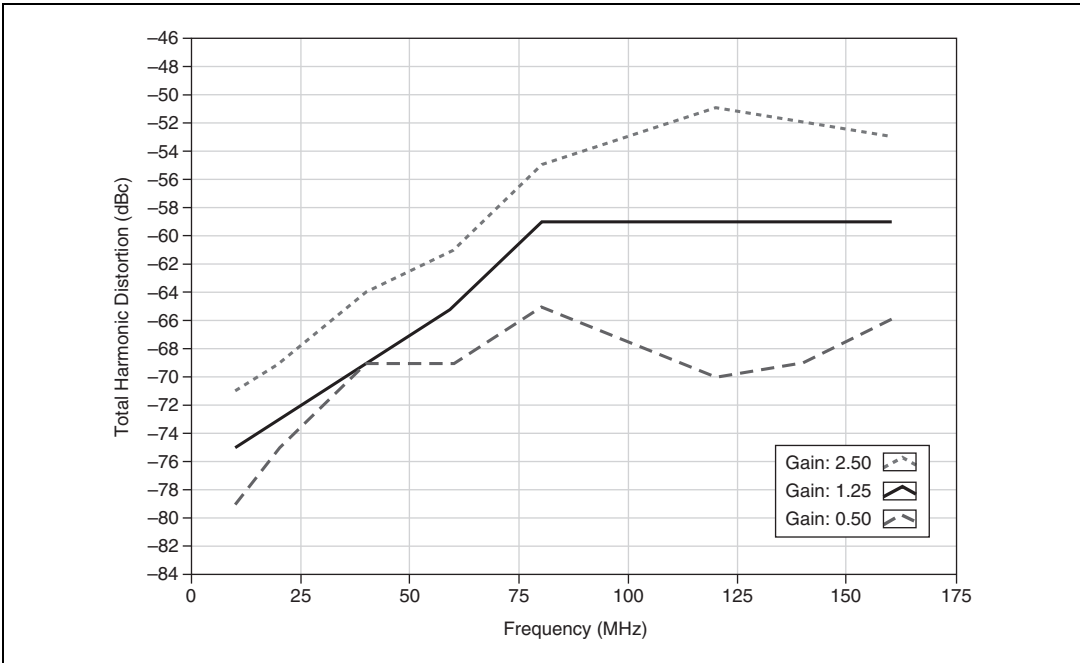


Figure 8. Differential Main Path, Total Harmonic Distortion, Typical

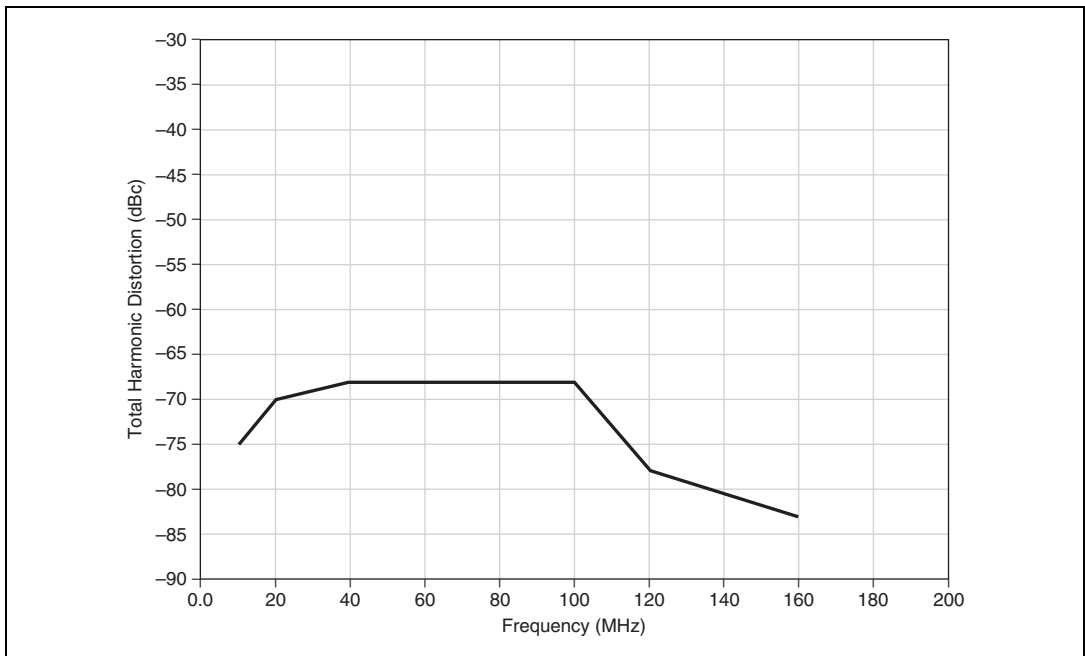


Figure 9. Direct Path, Total Harmonic Distortion, Typical

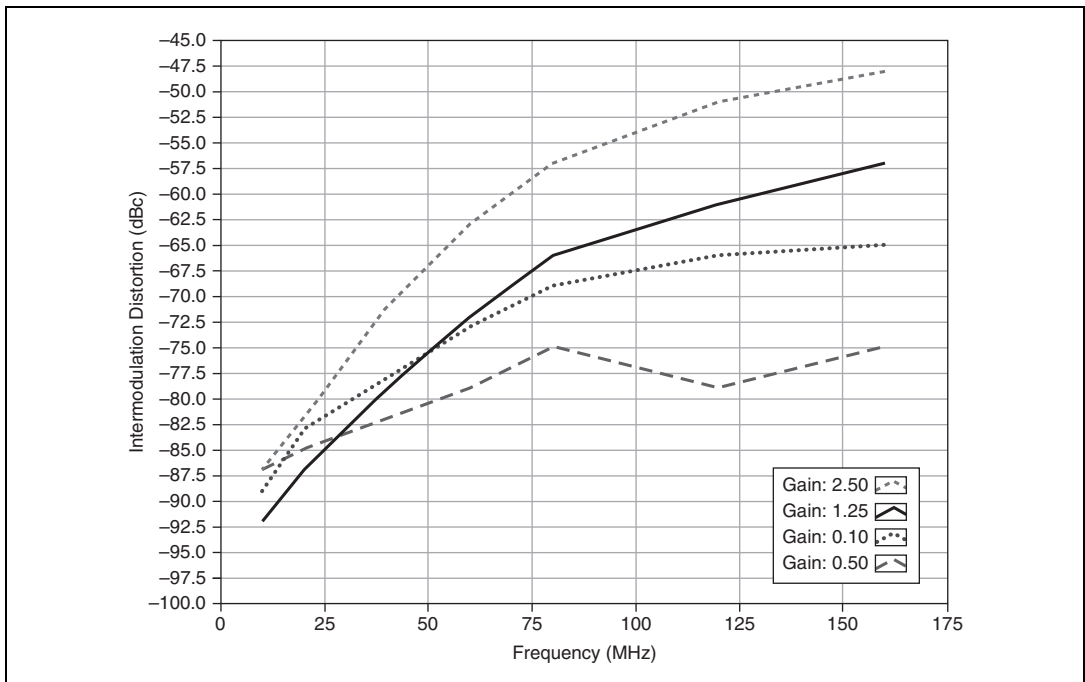


Figure 10. Single-Ended and Differential Main Path, Intermodulation Distortion, 200 kHz Separation, Typical

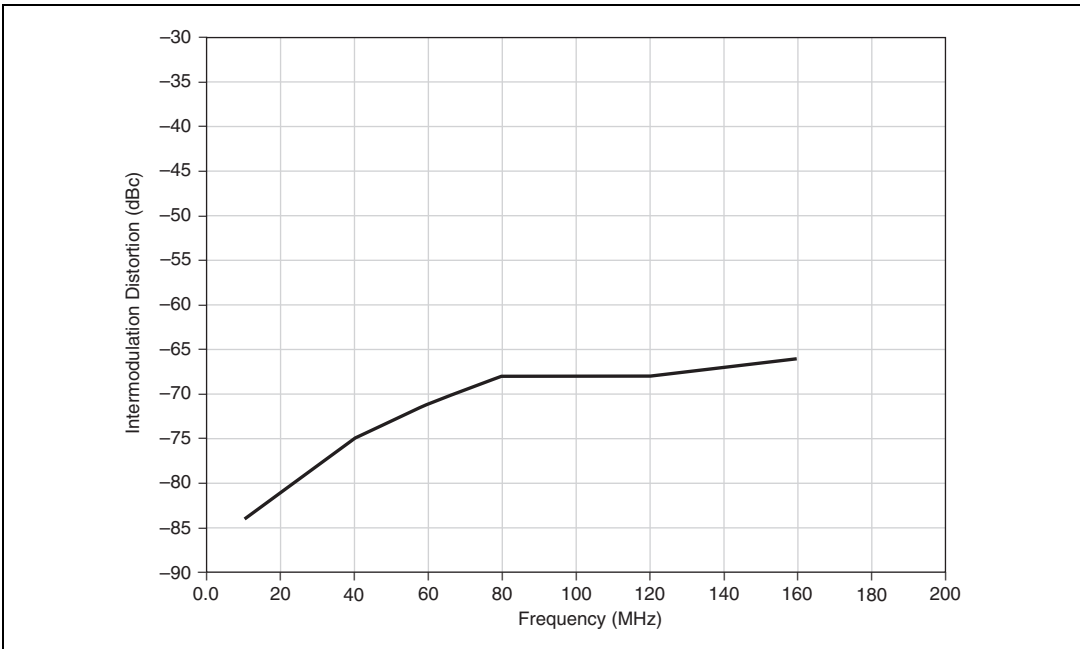


Figure 11. Direct Path, Intermodulation Distortion, 200 kHz Separation, Typical

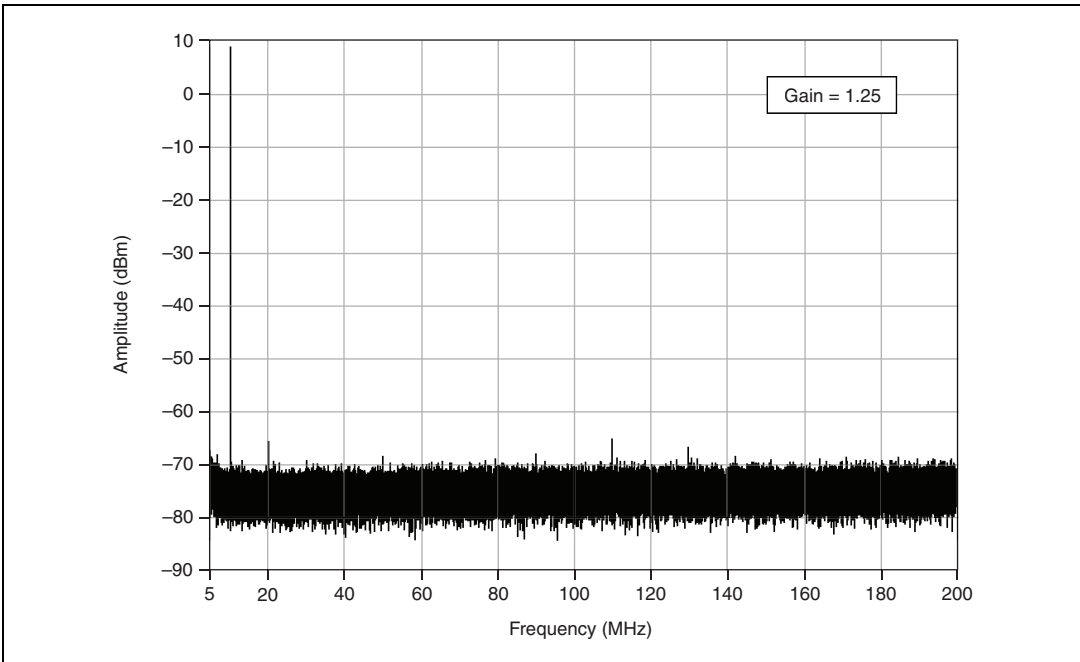


Figure 12. Single-Ended Main Path 10.000 MHz Single-Tone Spectrum, 400 MS/s, -1 dBFS, Representative Unit

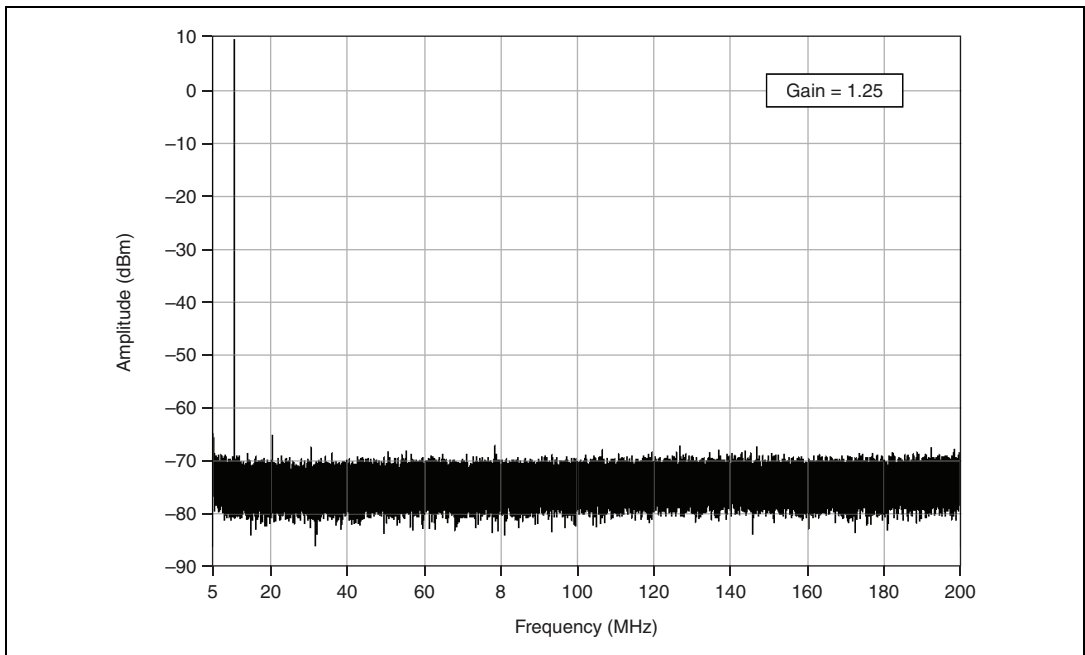


Figure 13. Single-Ended Main Path 10.100 MHz Single-Tone Spectrum, 400 MS/s, -1 dBFS, Representative Unit

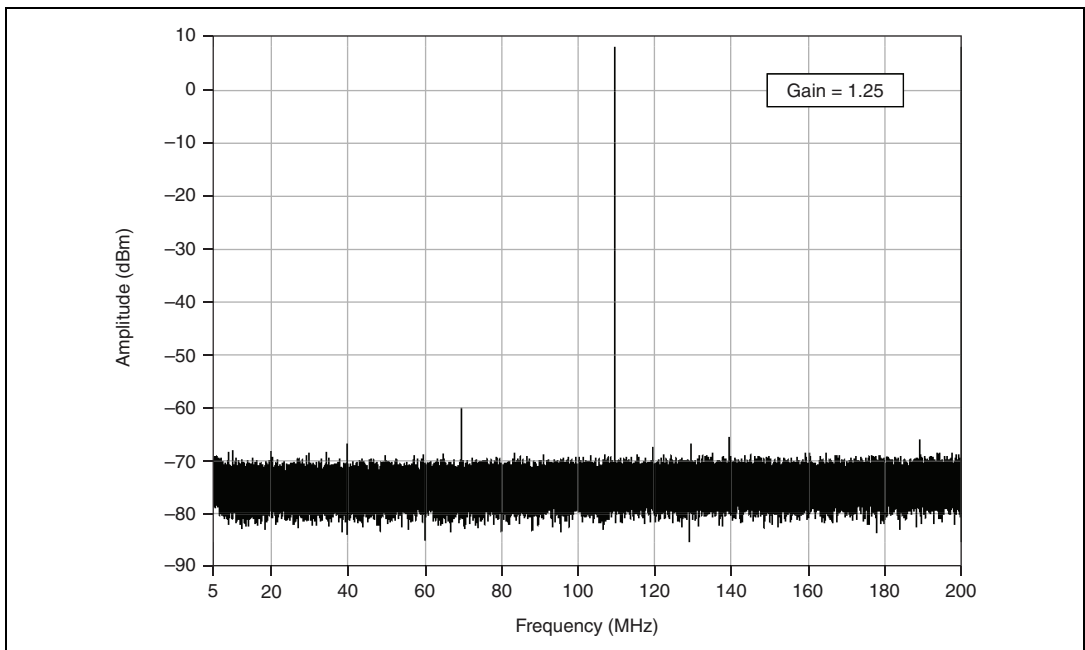


Figure 14. Single-Ended Main Path 110.100 MHz Single-Tone Spectrum, 400 MS/s, -1 dBFS, Representative Unit

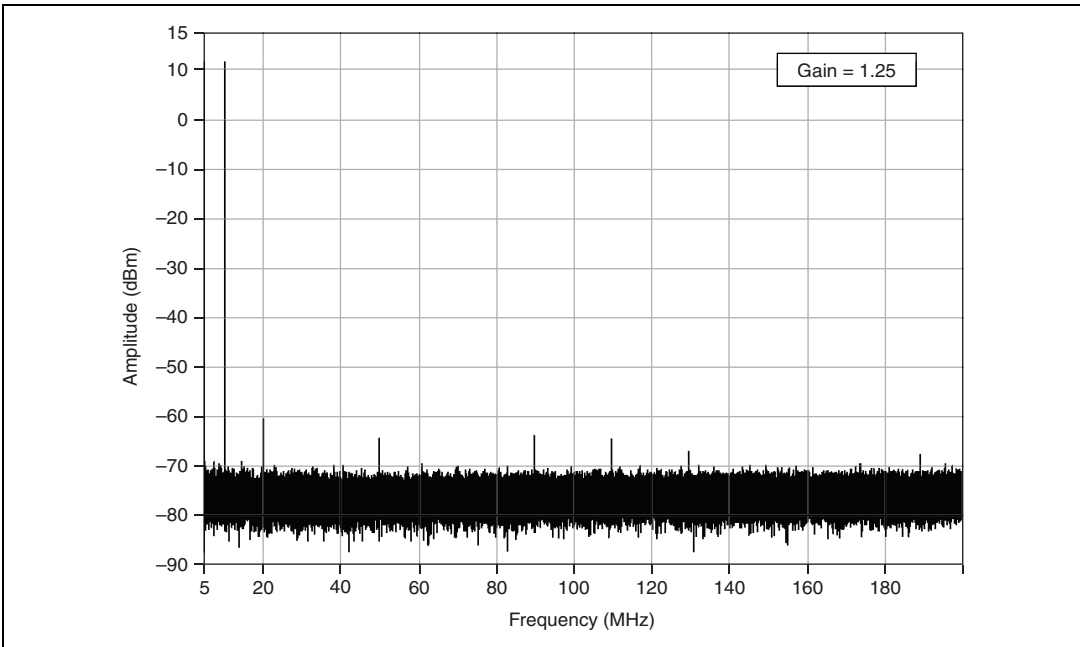


Figure 15. Differential Main Path 10.000 MHz Single-Tone Spectrum, 400 MS/s, -1 dBFS, Measured Through Balun, Representative Unit

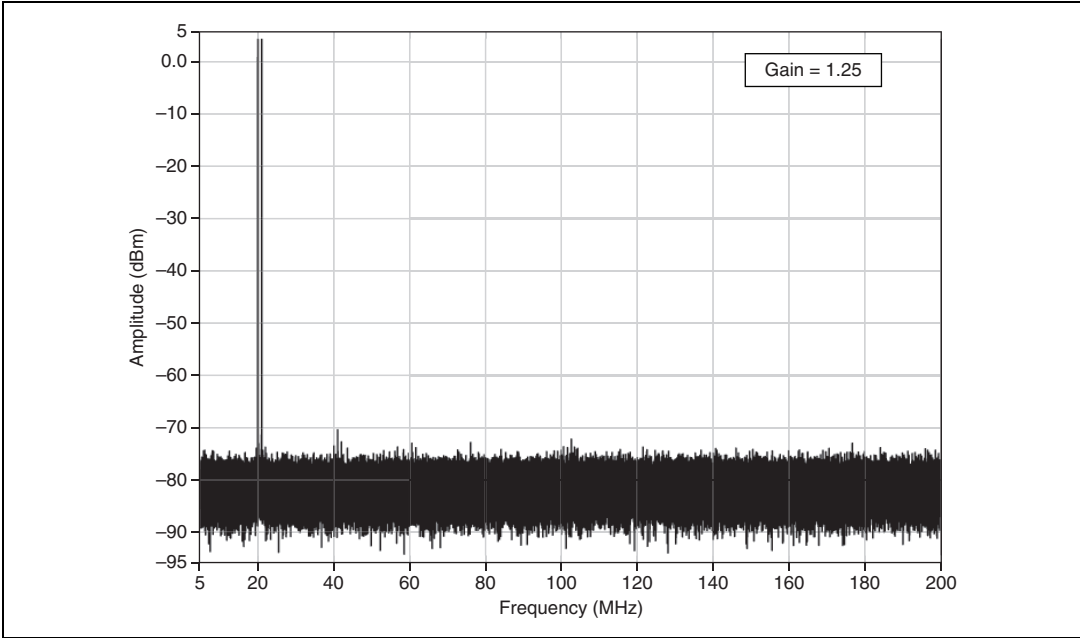


Figure 16. Single-Ended Main Path Intermodulation Distortion, 1 MHz Separation, 20 MHz Tone, 400 MS/s, -7 dBFS, Representative Unit

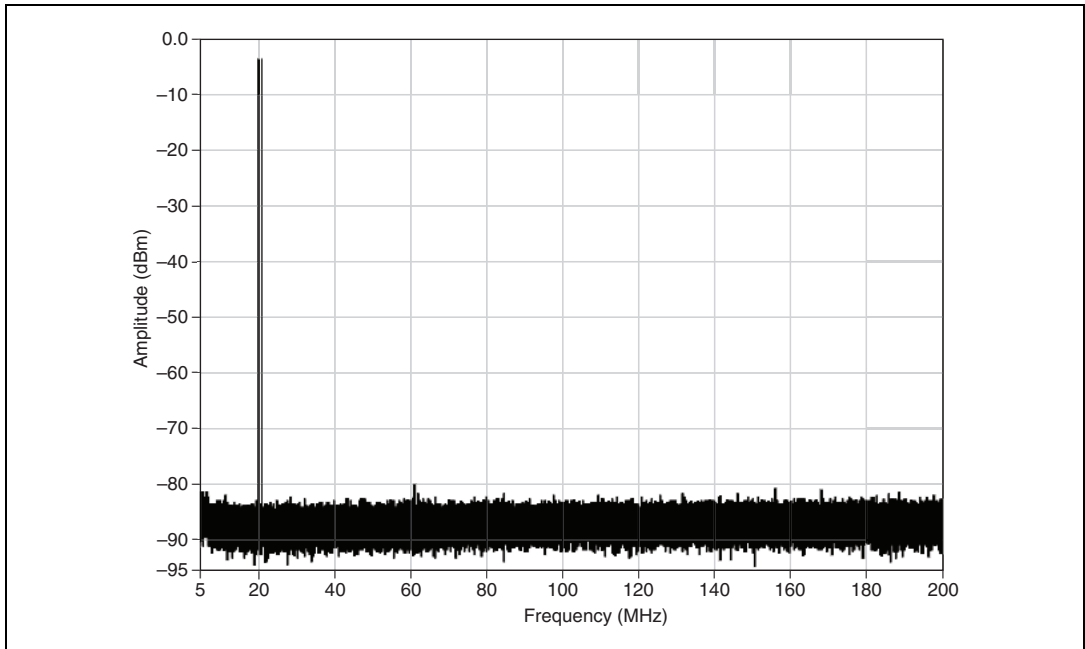


Figure 17. Direct Path Intermodulation Distortion, 1 MHz Separation, 20 MHz Tone, 400 MS/s, -7 dBFS, Representative Unit

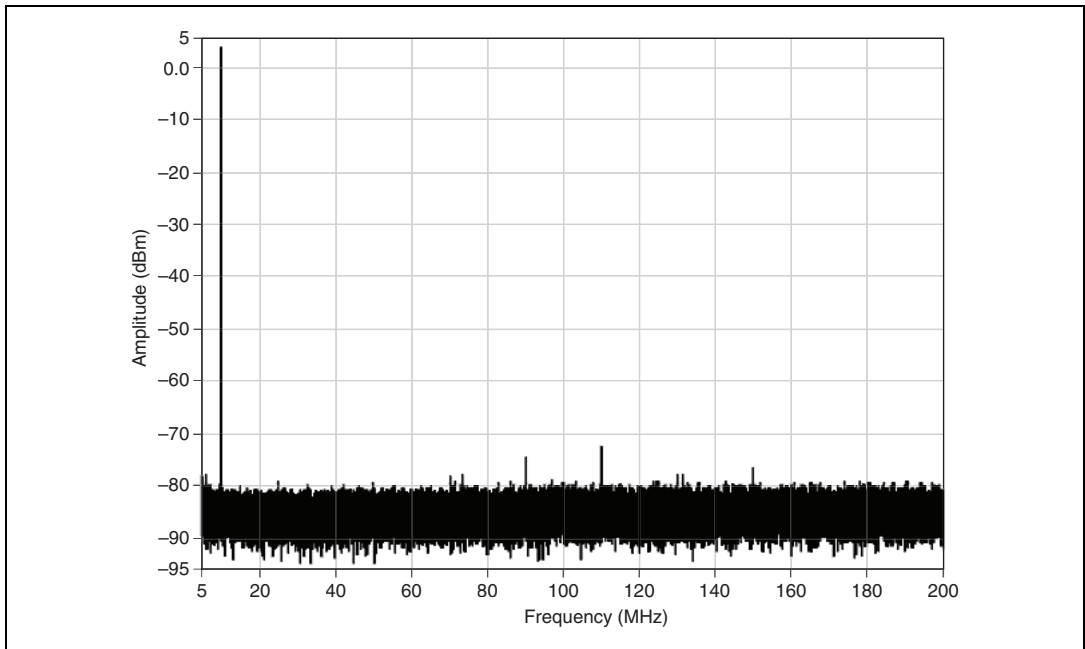


Figure 18. Direct Path 10.000 MHz Single-Tone Spectrum, 400 MS/s, -1 dBFS, Representative Unit

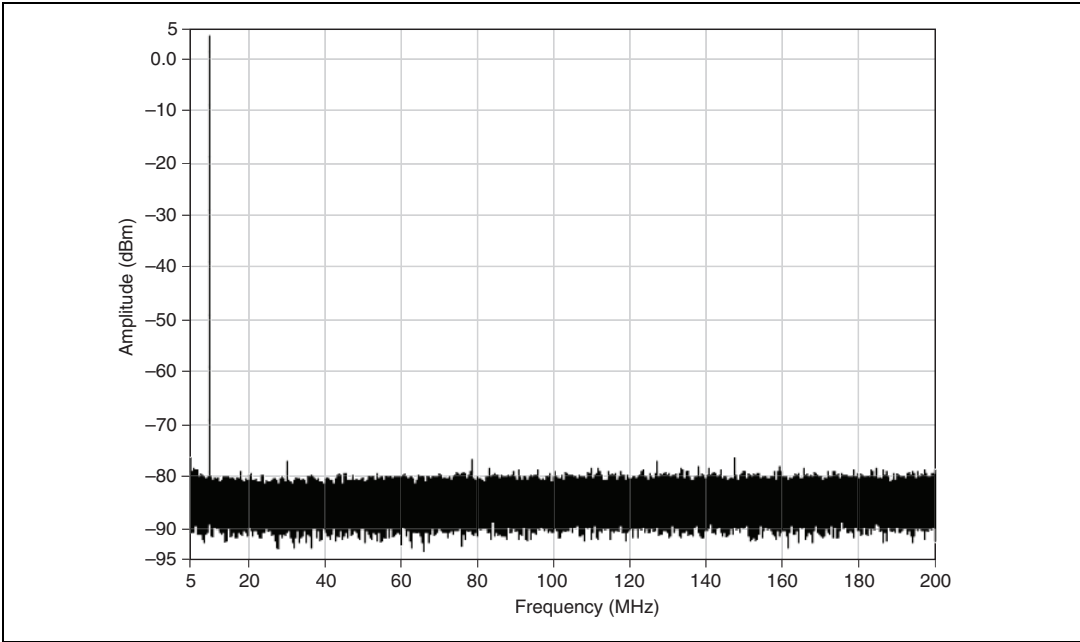


Figure 19. Direct Path 10.100 MHz Single-Tone Spectrum, 400 MS/s, -1 dBFS, Representative Unit



Note The noise floor on all spectral graphs is limited by the measurement device.

Specification	Value						Comments	
Output Phase Noise and Jitter*								
Sample Clock Source	Output Freq. (MHz)	System Phase Noise Density† (dBc/Hz)					System Output Integrated Jitter†	—
		100 Hz	1 kHz	10 kHz	100 kHz	1 MHz		
Internal, High-Resolution Clock, 400 MS/s	10	<-121	<-137	<-146	<-152	<-153	<350 fs	Typical.
	100	<-101	<-119	<-126	<-136	<-141	<350 fs	
CLK IN External 10 MHz Reference Clock, 400 MS/s	10	<-122	<-135	<-146	<-152	<-153	<350 fs	Typical.
	100	<-105	<-115	<-126	<-136	<-141	<350 fs	
<p>Note: Specifications valid for both main path and direct path, limited by the output noise floor.</p> <p>* Generating sine wave at an output frequency of 400 MS/s.</p> <p>† System output jitter integrated from 100 Hz to 100 kHz.</p>								

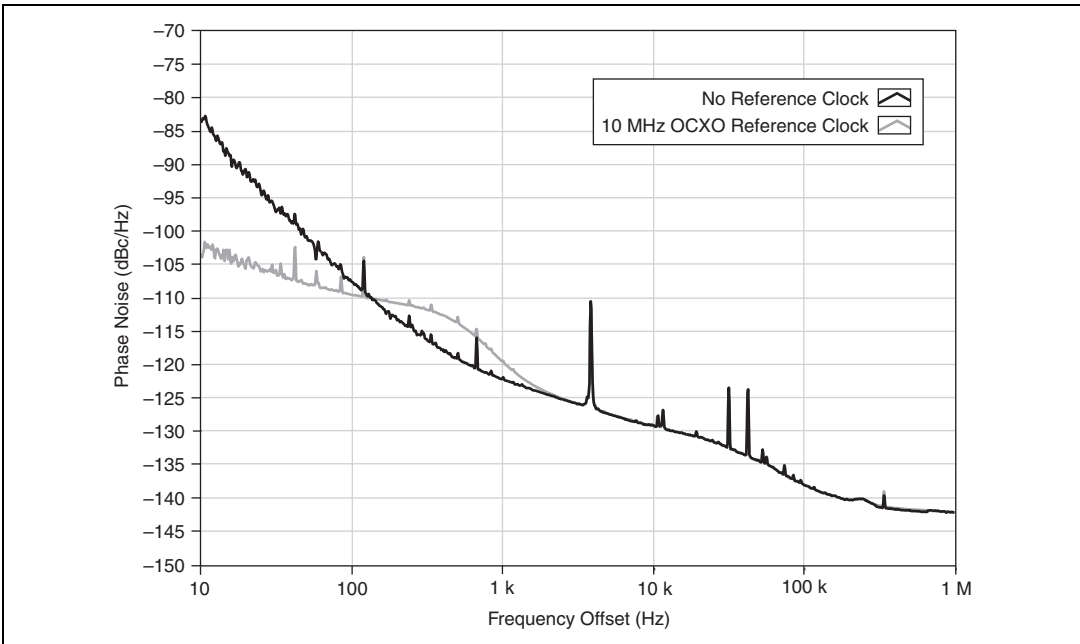


Figure 20. Phase Noise on a Representative Module, 100 MHz Sine Wave, 400 MS/s Internal Clock Sample Rate, Chassis Fans Low, Shown With and Without a Reference Clock

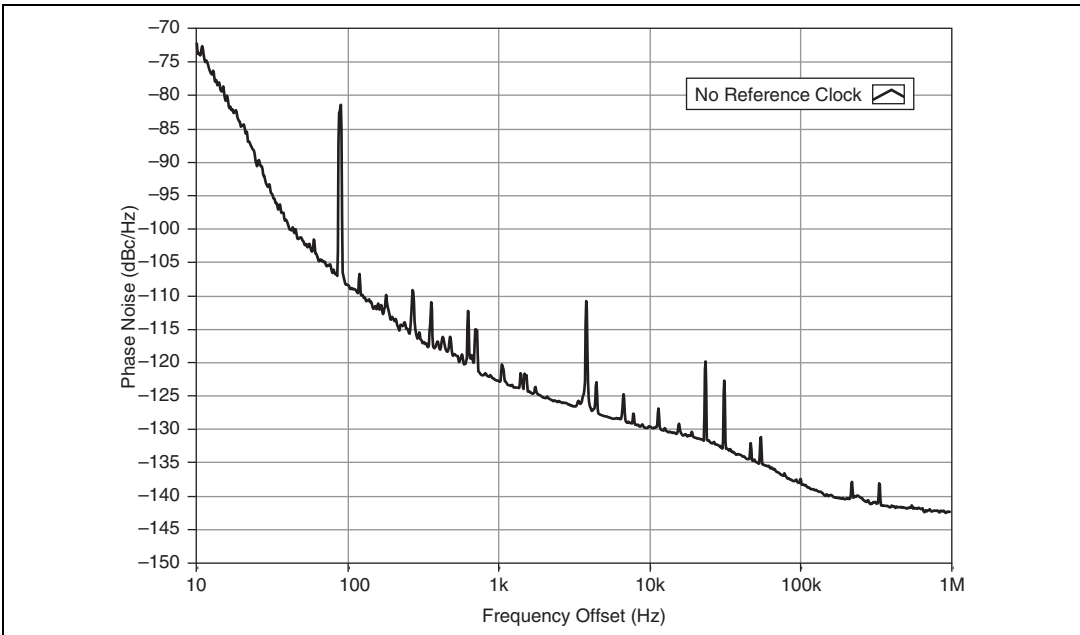


Figure 21. Phase Noise on a Representative Module, 100 MHz Sine Wave, 400 MS/s Internal Clock Sample Rate, Chassis Fans High, No Reference Clock

Specification	Value		Comments
Suggested Maximum Frequencies for Common Functions			
Function	Main Path	Direct Path	The Direct path is optimized for frequency-domain performance.
Sine	135 MHz	145 MHz	
Square	150 MHz*	33 MHz (<133 V/ μ s slew rate) [†]	
Ramp	20 MHz*	1 MHz (<50 V/ μ s slew rate) [†]	
Triangle	20 MHz* (5 MHz)	8 MHz	
Pulse Response			
Rise/Fall Time (10% to 90%)	Flatness Correction Disabled	Flatness Correction Enabled	Typical. Values into 50 Ω at each output.
	Main Path, Filter Disabled		
	1.5 ns	—	
	Main Path, Filter Enabled		
	3 ns	3 ns	
	Direct Path		
	3 ns	2.5 ns	
Aberration	Flatness Correction Disabled	Flatness Correction Enabled	Typical. Values into 50 Ω at each output.
	Main Path, Filter Disabled		
	3%	—	
	Main Path, Filter Enabled [†]		
	18%	25%	
	Direct Path*		
	18% (7%) [‡]	22%	
<p>* Filter disabled.</p> <p>[†] Aberrations on pulsed waveforms are due to the analog reconstruction filter and can be significantly reduced if waveform data has limited slew rate. Waveforms with higher slew rates are not recommended.</p> <p>[‡] 7% aberrations achievable with 133 V/μs slew rate limiting on waveform data. Pulsed waveforms should contain multiple data points per rising or falling edge, regardless of DAC rate or signal frequency.</p>			

Clocking

The NI 5451 offers many clocking options. Waveform generation is driven by the Sample clock. You have multiple choices for configuring the device clocking, as shown in the following figure.

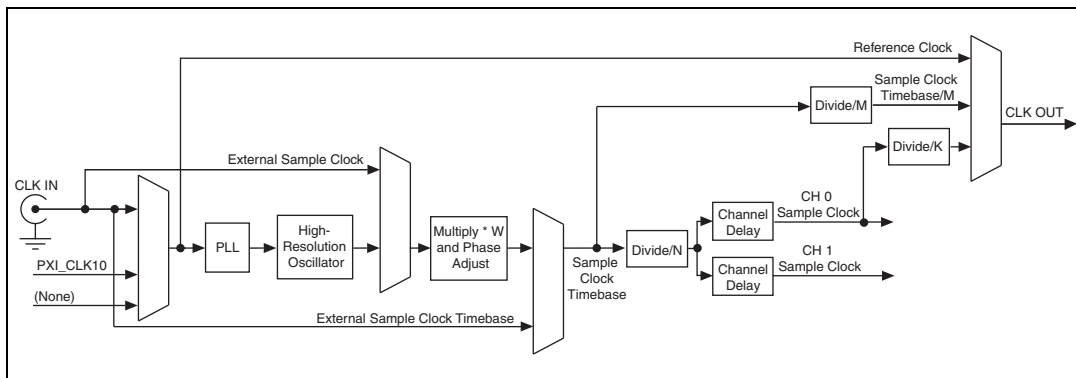


Figure 22. NI PXIe-5451 Clocking



Tip Refer to the clocking documentation in the *NI Signal Generators Help* by navigating to **NI Signal Generators Help»Devices»NI 5451»Theory of Operation»Clocking** for more information about NI 5451 clocking options.

Onboard Sample Clock

The following figure shows the NI 5451 onboard Sample clock path.

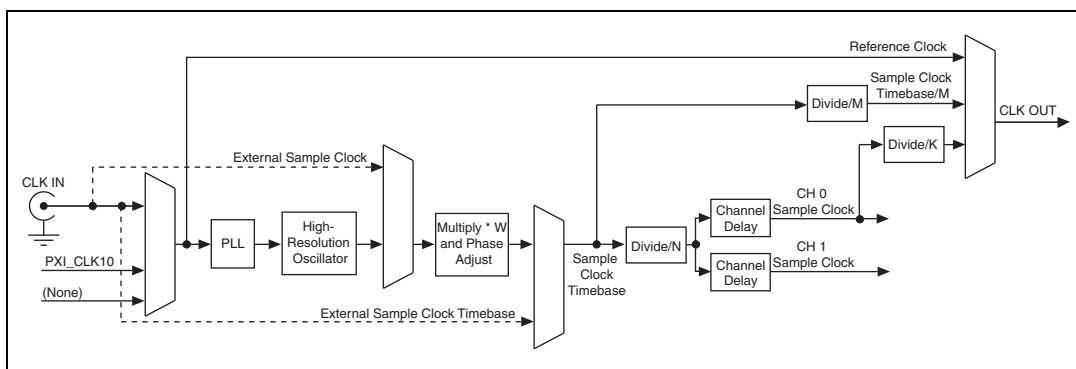


Figure 23. NI PXIe-5451 Onboard Sample Clock and External Reference Clock Path

Specification	Value	Comments
Sample Clock Rate Range	12.2 kS/s to 400 MS/s	—
Sample Clock Rate Frequency Resolution	<5.7 μ Hz	Varies with Sample clock frequency. Specification is worst-case.
Sample Clock Delay	0 ns to 2 ns, independent per channel	Set in software with the Channel Delay property or the NIFGEN_ATTR_CHANNEL_DELAY attribute.
Sample Clock Delay Resolution	10 ps	Nominal.
Sample Clock Timebase Phase Adjust	± 1 Sample clock timebase period	—
Reference Clock Sources	<ol style="list-style-type: none"> 1. None (internal reference) 2. PXI_CLK10 (backplane) 3. CLK IN (front panel connector) 	—

Specification	Value	Comments
Reference Clock Frequency	1 MHz to 100 MHz in increments of 1 MHz 100 MHz to 200 MHz in increments of 2 MHz 200 MHz to 400 MHz in increments of 4 MHz Default of 10 MHz.	$\pm 0.01\%$ accuracy required
Internal Reference Clock Frequency Accuracy	$\pm 0.01\%$	Measured without an external Reference clock. When locking to a Reference clock, frequency accuracy is solely dependent on the frequency accuracy of the Reference clock source.

External Sample Clock

The following figure shows the NI 5451 external Sample clock path.

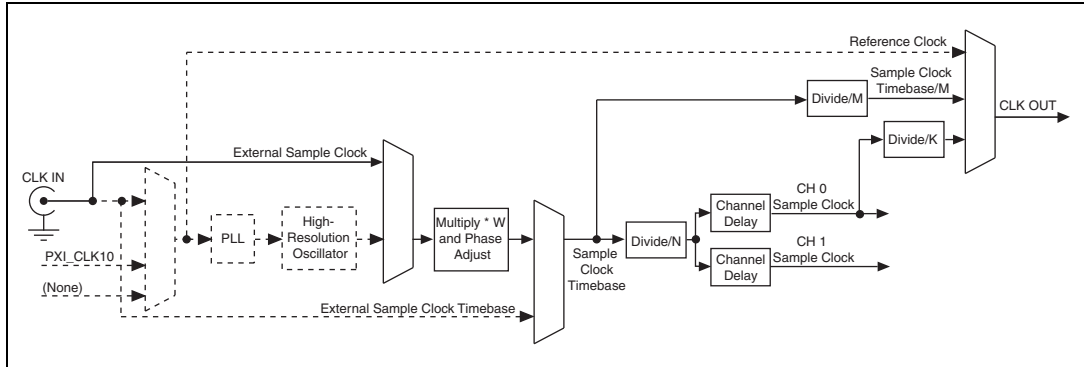


Figure 24. NI PXIe-5451 External Sample Clock Path

Specification	Value	Comments
External Sample Clock Source	CLK IN, front panel connector, with multiplication and division	—
External Sample Clock Rate	10 MS/s, 20 MS/s to 400 MS/s	—
Sample Clock Rate Range	12.2 kS/s to 400 MS/s	—
Multiplication/Division Factor Range	Varies depending on the external Sample clock rate	Shown as <i>Multiply*W</i> and <i>Divide/N</i> in Figure 24.
Sample Clock Delay	0 ns to 2 ns, independent per channel	Set in software with the Channel Delay property or the <code>NIFGEN_ATTR_CHANNEL_DELAY</code> attribute.
Sample Clock Delay Resolution	10 ps	Nominal.
Sample Clock Timebase Phase Adjust	± 1 Sample clock timebase period	—

External Sample Clock Timebase

The following figure shows the NI 5451 external Sample clock timebase path.

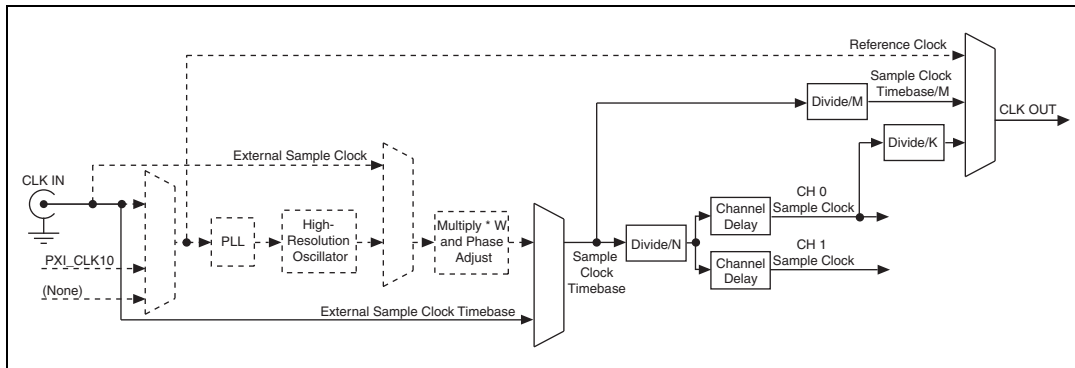


Figure 25. NI PXIe-5451 External Sample Clock Timebase Path

Specification	Value	Comments
External Sample Clock Timebase Sources	CLK IN, front panel connector, with division	—
External Sample Clock Timebase Rate Range	200 MS/s to 400 MS/s	—
Divide Factor Range	1, 2 to 32768 in steps of 2	Shown as <i>Divide/N</i> in Figure 25.
Sample Clock Delay	0 ns to 2 ns, independent per channel	—
Sample Clock Delay Resolution	10 ps	Nominal.

Exporting Clocks

Specification	Value		Comments
Reference Clock	Destination	Rates	—
	CLK OUT	1 MHz to 400 MHz	
	PFI<0..1>	1 MHz to 200 MHz	
Sample Clock	CLK OUT	100 kHz to 400 MHz	With optional divider.
	PFI<0..1>	0 MHz to 200 MHz	
Sample Clock Timebase	CLK OUT	100 kHz to 400 MHz	With optional divider.
	PFI<0..1>	0 MHz to 200 MHz	

Terminals

CLK IN

(Sample Clock and Reference Clock Input, Front Panel Connector)

Specification	Value	Comments
Direction	Input	—
Destinations	<ol style="list-style-type: none"> Reference clock Sample clock Sample clock timebase 	—
Frequency Range	1 MHz to 400 MHz	Not applicable for all destinations. Refer to the specifications for your clocking configuration for applicable ranges.
Input Voltage Range	500 mV _{pk-pk} to 5 V _{pk-pk} into 50 Ω (-2 dBm to +18 dBm)	50% duty cycle input.
	550 mV _{pk-pk} to 4.5 V _{pk-pk} into 50 Ω (-1.2 dBm to +17 dBm)	45% to 55% duty cycle input.

Specification	Value	Comments
Input Protection Range	6 V _{pk-pk} into 50 Ω 19.5 dBm	50% duty cycle input.
	5.4 V _{pk-pk} into 50 Ω 18.5 dBm	45% to 55% duty cycle input.
Duty Cycle Requirements	45% to 55%	—
Input Impedance	50 Ω, nominal	—
Input Coupling	AC	—
Voltage Standing Wave Ratio (VSWR)	1.3:1 up to 2 GHz	Nominal.

CLK OUT (Sample Clock and Reference Clock Output, Front Panel Connector)

Specification	Value	Comments
Direction	Output	—
Sources	1. Sample clock, divided by integer K ($1 \leq K \leq 3$, minimum) 2. Reference clock 3. Sample clock timebase, divided by integer M ($1 \leq M \leq 1048576$)	The maximum value of the divisor, K , is sample rate dependent.
Frequency Range	100 kHz to 400 MHz	—
Output Voltage	≥ 0.7 V _{pk-pk} into 50 Ω	Typical.
Maximum Output Overload	3.3 V _{pk-pk} from a 50 Ω source	—
Output Coupling	AC	—
VSWR	1.3:1 up to 2 GHz	Nominal.

PFI 0 and PFI 1 (Programmable Function Interface, Front Panel Connectors)

Specification	Value	Comments
Direction	Bidirectional	—
Frequency Range	DC to 200 MHz	—
As an Input (Trigger)		
Destinations	Start trigger, Script trigger	—
Input Range	0 V to 5 V	—
Input Protection Range	-2 V to +6.5 V	—
V_{IH}	1.8 V	—
V_{IL}	1.5 V	—
Input Impedance	10 k Ω , nominal	—

Specification	Value		Comments
As an Output (Event)			
Sources	<ol style="list-style-type: none"> 1. Sample clock divided by integer K ($2 \leq K \leq 3$, minimum) 2. Sample clock timebase divided by integer M ($2 \leq M \leq 1048576$) 3. Reference clock 4. Marker event 5. Data marker event 6. Exported Start trigger 7. Exported Script trigger 8. Ready for Start event 9. Started event 10. Done event 		The maximum value of the Sample clock divisor, K , is sample rate dependent.
Output Impedance	Main Path	Direct Path	
	50 Ω , nominal	50 Ω (+4%, -0%)	
Maximum Output Overload	-2 V to +6.5 V		—
V_{OH}	Minimum: 2.4 V (open load), 1.3 V (50 Ω load)		Output drivers are +3.3 V TTL/CMOS compatible up to 200 MHz.
V_{OL}	Maximum: 0.4 V (open load), 0.2 V (50 Ω load)		
Rise/Fall Time	3 ns		Typical. Load of 10 pF.

Triggers and Events

Triggers

Specification	Value	Comments
Sources	<ol style="list-style-type: none"> 1. PFI<0..1> (SMB front panel connectors) 2. PXI_Trig<0..7> (backplane connector) 3. Immediate (does not wait for a trigger). Default. 	—
Types	<ol style="list-style-type: none"> 1. Start trigger edge 2. Script trigger edge and level 3. Software trigger 	—
Edge Detection	Rising, falling	—
Minimum Pulse Width	25 ns	Refer to the t_{s1} documentation in the <i>NI Signal Generators Help</i> by navigating to NI Signal Generators Help»Devices»NI 5451»Triggering»Trigger Timing.
Delay from Trigger to Analog Output with OSP Disabled	154 Sample clock timebase periods + 65 ns, nominal	Refer to the t_{s2} documentation in the <i>NI Signal Generators Help</i> by navigating to NI Signal Generators Help»Devices»NI 5451»Triggering»Trigger Timing.
Additional Delay with OSP Enabled	Varies with OSP configuration	—

Specification	Value	Comments
Trigger Exporting		
Exported Trigger Destinations	1. PFI<0..1> (SMB front panel connectors) 2. PXI_Trig<0..6> (backplane connector)	—
Exported Trigger Delay	50 ns, nominal	Refer to the t_{s3} documentation in the <i>NI Signal Generators Help</i> by navigating to NI Signal Generators Help»Devices»NI 5451»Triggering»Trigger Timing.
Exported Trigger Pulse Width	>150 ns	Refer to the t_{s4} documentation in the <i>NI Signal Generators Help</i> by navigating to NI Signal Generators Help»Devices»NI 5451»Triggering»Trigger Timing.

Events

Specification	Value		Comments
Destinations	1. PFI<0..1> (SMB front panel connectors) 2. PXI_Trig<0..6> (backplane connector)		—
Types	Marker<0..3>, Data Marker<0..1>, Ready for Start, Started, Done		There are two data markers per channel.
Quantum	Marker position must be placed at an integer multiple of two samples.		—
Width	Adjustable, minimum of 2 samples Default is 150 ns.		Refer to the t_{m2} documentation in the <i>NI Signal Generators Help</i> by navigating to NI Signal Generators Help» Fundamentals» Waveform Fundamentals» Events» Marker Events.
Skew	Destination	With Respect to Analog Output	Refer to the t_{m1} documentation in the <i>NI Signal Generators Help</i> by navigating to NI Signal Generators Help» Fundamentals» Waveform Fundamentals» Events» Marker Events.
	PFI<0..1>	±3 Sample clock periods	
	PXI_Trig<0..6>	±6 Sample clock periods	

Waveform Generation Capabilities

Specification	Value			Comments
Memory Usage	The NI 5451 uses the Synchronization and Memory Core (SMC) technology in which waveforms and instructions share onboard memory. Parameters, such as number of segments in sequence list, maximum number of waveforms in memory, and number of samples available for waveform storage, are flexible and user defined.			For more information, refer to the <i>NI Signal Generators Help</i> by navigating to NI Signal Generators Help» Programming» Reference» NI-TC1k Synchronization Help .
Onboard Memory Size	128 MB option	512 MB option	2 GB option	Memory is shared between both channels.
	134,217,728 bytes	536,870,912 bytes	2,147,483,648 bytes	
Loop Count	1 to 16,777,215 Burst trigger: Unlimited			—
Quantum	Waveform size must be an integer multiple of two samples.			—
Output Modes				
Arbitrary Waveform mode	A single waveform is selected from the set of waveforms stored in onboard memory and generated.			—
Script mode	A script allows you to link and loop multiple waveforms in complex combinations. A script is a series of instructions that indicates how waveforms saved in the onboard memory should be sent to the device. The script can specify the order in which the waveforms are generated, the number of times they are generated, and the triggers and markers associated with the generation.			—

Specification	Value				Comments
Output Modes (Continued)					
Arbitrary Sequence mode	A sequence directs the NI 5451 to generate a set of waveforms in a specific order. Elements of the sequence are referred to as segments. Each segment is associated with a set of instructions. The instructions identify which waveform is selected from the set of waveforms in memory, how many loops (iterations) of the waveform are generated, and at which sample in the waveform a marker output signal is sent.				—
Minimum Waveform Size (Samples)					
Trigger Mode	Number of Channels	Arbitrary Waveform Mode	Arbitrary Sequence Mode >180 MS/s	Arbitrary Sequence Mode ≤180MS/s	The minimum waveform size is sample rate dependent. Measured using a 200 MHz trigger.
Single	1	4	2	2	
	2	4	4	4	
Continuous	1	142	140	58	
	2	284	280	116	
Stepped	1	210	154	54	
	2	420	308	108	
Burst	1	142	1,134	476	
	2	284	2,312	952	

Specification	Value				Comments
Memory Limits (Bytes)					
	Number of Channels	128 MB	512 MB	2 GB	
Arbitrary Waveform Mode, Maximum Waveform Memory	1	67,108,352	268,434,944	1,073,741,312	All trigger modes except where noted.
	2	33,553,920	134,217,216	536,870,400	
Arbitrary Sequence Mode, Maximum Waveform Memory	1	67,108,352	268,434,944	1,073,741,312	Condition: One or two segments in a sequence.
	2	33,553,920	134,217,216	536,870,400	
Arbitrary Sequence Mode, Maximum Waveforms	1	1,048,575	4,194,303	16,777,217	Condition: One or two segments in a sequence.
	2	524,287	2,097,151	8,388,607	
Arbitrary Sequence Mode, Maximum Segments in a Sequence	1	8,388,597	33,554,421	134,217,717	Condition: Waveform size is <4,000 samples.
	2	4,194,293	16,777,205	67,108,853	

Specification	Value				Comments
Waveform Play Times					
Maximum Play Time, Sample Rate	Number of Channels	128 MB	512 MB	2 GB	Single Trigger mode. Play times can be significantly extended by using Continuous, Stepped, or Burst Trigger modes.
400 MS/s	1	0.17 seconds	0.67 seconds	2.68 seconds	
	2	0.084 seconds	0.34 seconds	1.34 seconds	
25 MS/s	1	2.68 seconds	10.74 seconds	42.95 seconds	
	2	1.34 seconds	5.37 seconds	21.47 seconds	
100 kS/s	1	11 minutes 11 seconds	44 minutes 44 seconds	2 hours 58 minutes 57 seconds	
	2	5 minutes 35 seconds	22 minutes 22 seconds	1 hour 29 minutes 29 seconds	

Onboard Signal Processing

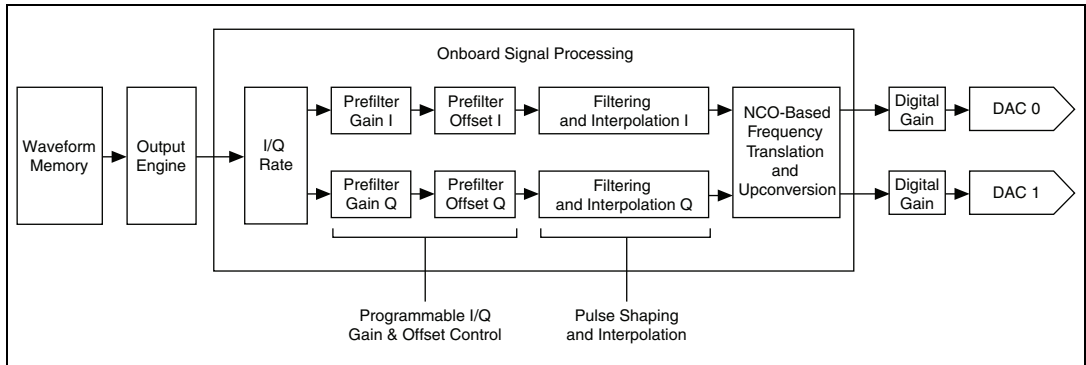


Figure 26. Onboard Signal Processing Block Diagram

Specification	Value	Comments
I/Q Rate		
OSP Interpolation Range	2, 4, 8, 12, 16, 20 24 to 8,192 (multiples of 8) 8,192 to 16,384 (multiples of 16) 16,384 to 32,768 (multiples of 32)	—
I/Q Rate	(Sample clock rate) ÷ (OSP interpolation)	Example: For a Sample clock rate of 400 MS/s, I/Q rate range = 12.2 kS/s to 200 MS/s.
Data Processing Modes*	1. Real (I path only) 2. Complex (I/Q)	—
OSP Modes†	1. IF 2. Baseband	—
Maximum Bandwidth‡	$0.8 \times \text{I/Q rate}$	—
<p>Note: For more information about frequency translation and upconversion, refer to the <i>NI Signal Generators Help</i> and navigate to NI Signal Generators Help»Devices»NI 5451»Onboard Signal Processing (OSP)»Numerically Controlled Oscillator (NCO).</p> <p>* Data Processing Mode describes the OSP engine data source. The data can be a single stream of real data (<i>Real</i>) or separate streams of real and imaginary data (<i>Complex</i>).</p> <p>† OSP Mode describes the signal processing function performed on the data after interpolation. In IF Mode, I and Q data streams are quadrature upconverted to an intermediate frequency in a single output stream (to DAC 0/I). In Baseband Mode, frequency shifting can be applied to the I and Q data streams before they go into separate output streams (DAC 0/I and DAC I/Q).</p> <p>‡ When using an external I/Q modulator, $RF \text{ Bandwidth} = 0.8 \times \text{I/Q rate}$.</p>		

Specification	Value			Comments
Prefilter Gain and Offset				
Prefilter Gain and Offset Resolution	21 bits			—
Prefilter Gain Range	–16.0 to +16.0 (Values < 1 attenuate user data)			Unitless.
Prefilter Offset Range	–1.0 to +1.0			Applied after prefilter gain.
Prefilter Output	(User data × Prefilter gain) + Prefilter offset			Overflows occur when Output > 1.
Finite Impulse Response (FIR) Filtering				
Filter Types	Parameter	Minimum	Maximum	
Flat	Passband	0.4	0.4	Lowpass filter that minimizes ripple to $I/Q \text{ rate} \times \text{Passband}$.
Raised Cosine	Alpha	0.1	0.4	When using pulse shaping, these filters require an OSP interpolation factor of 24 or greater.
Root Raised Cosine	Alpha	0.1	0.4	
Numerically Controlled Oscillator (NCO)				
Maximum Frequency	$0.4 \times \text{sample rate}$			—
Frequency Resolution	$\text{Sample rate}/2^{48}$			Example: 1.42 μHz with a sample rate of 400 MS/s.
Tuning Speed	250 μs			Software- and system-dependent.

Specification	Value	Comments
Digital Performance		
Maximum NCO Spur	<-90 dBc	Full-scale output.
Interpolating Flat Filter Passband Ripple	<0.1 dB	Passband from 0 to $(0.4 \times I/Q \text{ rate})$. Ripple is dependent upon the interpolation rate.
Interpolating Flat Filter Out-of-Band Suppression	>80 dB	Stopband suppression from $(0.6 \times I/Q \text{ rate})$.

Specification		Value										Comments
IF Modulation Performance (Nominal)												
QAM Order	Symbol Rate (MS/s)	Alpha	Bandwidth	EVM (%)			MER (dB)			—		
				40 MHz IF	70 MHz IF	110 MHz IF	40 MHz IF	70 MHz IF	110 MHz IF			
M = 4	0.16	0.25	200 kHz	0.2	0.2	0.2	57	57	56	—		
	0.80	0.25	1.00 MHz	0.2	0.2	0.2	57	56	55			
	4.09	0.22	4.98 MHz	0.2	0.3	0.2	57	52	55			
M = 16	17.6*	0.25	22.0 MHz	0.3	0.5	0.4	51	45	49	—		
	32.0*	0.25	40.0 MHz	0.6	—	0.6	42	—	43			
M = 64	5.36	0.15	6.16 MHz	0.2	0.3	0.2	54	51	53	—		
	6.95	0.15	7.99 MHz	0.3	0.3	0.3	52	51	50			
	25.0	0.15	28.75 MHz	0.4	0.6	0.4	46	43	46			
M = 256	6.95	0.15	7.99 MHz	0.3	0.3	0.4	52	51	49	—		

Notes: Single-Ended Main path, -1 dBFS, Flatness Correction enabled, onboard Sample clock without reference.
Number of Symbols = 1,024
All measurements were made using the NI PXIe-5622, not phase-locked to the NI 5451, equalization enabled, 40 MHz IF and 110 MHz IF using internal clocking, 70 MHz IF using external clocking at 100 MHz.

* Fractional interpolation performed on data before generation. For more information about interpolation, refer to the *NI Signal Generators Help* and navigate to **NI Signal Generators Help»Devices»NI 5451»Theory of Operation»Onboard Signal Processing (OSP)»Baseband Interpolation Considerations**.

Calibration

Specification	Value	Comments
External Calibration	The external calibration calibrates the ADC voltage reference and passband flatness. Appropriate constants are stored in nonvolatile memory.	—
Self-Calibration	An onboard, 24-bit ADC and precision voltage reference are used to calibrate the DC gain and offset. Onboard channel alignment circuitry is used to calibrate the skew between channels. The self-calibration is initiated by the user through the software and takes approximately 60 seconds to complete. Appropriate constants are stored in nonvolatile memory.	—
Calibration Interval	Specifications valid within 1 year of external calibration	—
Warm-up Time	15 minutes	—

Power

Specification	Typical	Maximum	Comments
+3.3 VDC	1.9 A	2.0 A	—
+12 VDC	2.6 A	2.9 A	—
Total Power	37.5 W	41.4 W	—

Software

Specification	Value	Comments
Driver Software	NI-FGEN is an IVI-compliant driver that allows you to configure, control, and calibrate the NI 5451. NI-FGEN provides application programming interfaces for many development environments.	—
Application Software	NI-FGEN provides programming interfaces for the following application development environments: <ul style="list-style-type: none"> • LabVIEW • LabWindows™/CVI™ • Measurement Studio • Microsoft Visual C++ .NET • Microsoft Visual C/C++ • Microsoft Visual Basic 	—
Interactive Control and Configuration Software	The FGEN Soft Front Panel supports interactive control of the NI 5451. The FGEN Soft Front Panel is included on the NI-FGEN DVD. Measurement & Automation Explorer (MAX) provides interactive configuration and test tools for the NI 5451. MAX is also included on the NI-FGEN DVD. You can use the NI 5451 with NI SignalExpress.	—

Physical

Hardware Front Panel

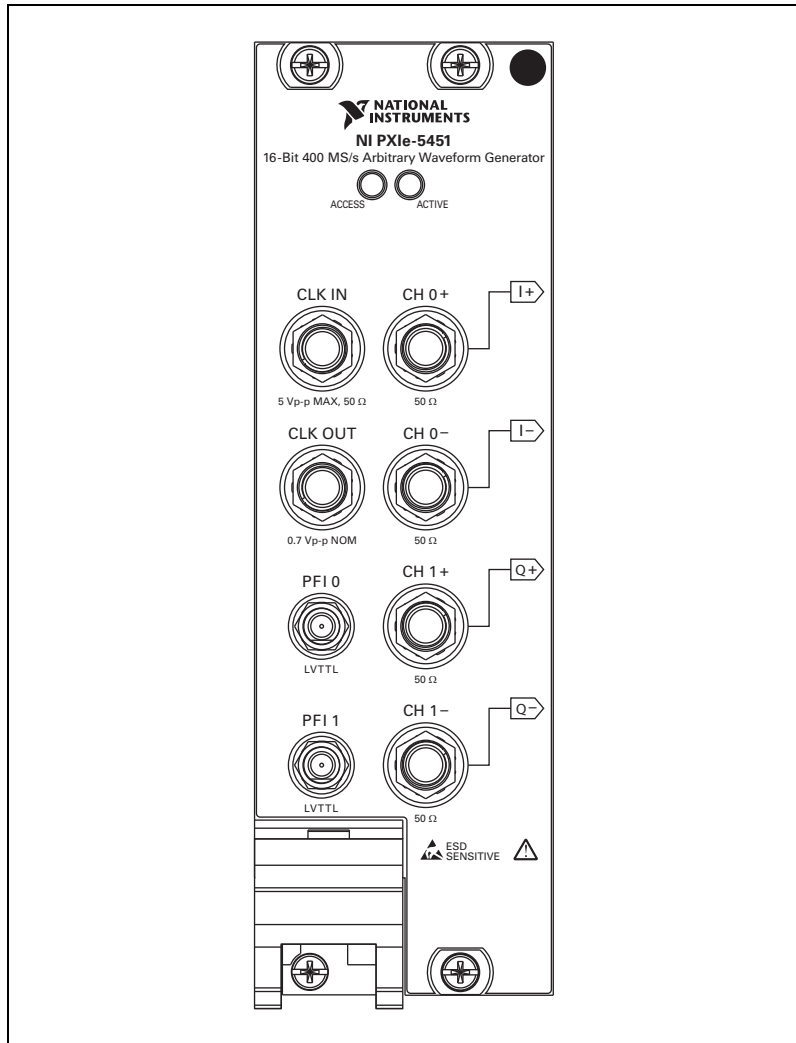


Figure 27. NI 5451 Front Panel

Specification	Value	Comments	
Dimensions	3U, Two Slot, PXI Express module 21.6 cm × 4.0 cm × 13.0 cm (8.5 in. × 1.6 in. × 5.1 in.)	—	
Weight	550 g (19.4 oz)	—	
Front Panel Connectors			
Label	Function(s)	Connector Type	—
CH 0+/I+	Differential and single-ended analog output	SMA	
CH 0-/I-	Differential analog output	SMA	
CH 1+/Q+	Differential and single-ended analog output	SMA	
CH 1-/Q-	Differential analog output	SMA	
CLK IN	Sample clock, Sample clock timebase, and Reference clock input	SMA	
CLK OUT	Sample clock, Sample clock timebase, and Reference clock output	SMA	
PFI 0	Marker output, trigger input, Sample clock output, exported trigger output	SMB	
PFI 1	Marker output, trigger input, Sample clock output, exported trigger output	SMB	
Front Panel LED Indicators			
Label	Function	For more information about the front panel LEDs, refer to the <i>NI Signal Generators Help</i> .	
ACCESS	The ACCESS LED indicates the status of the PXI Express bus and the interface from the NI 5451 to the controller.		
ACTIVE	The ACTIVE LED indicates the status of the onboard generation hardware of the NI 5451.		

NI PXIe-5451 Environment



Note To ensure that the NI PXIe-5451 cools effectively, follow the guidelines in the *Maintain Forced-Air Cooling Note to Users* included in the NI 5451 kit. The NI PXIe-5451 is intended for indoor use only.

Specifications	Value	Comments
Operating Temperature	0 °C to +55 °C in all NI PXI Express chassis: Meets IEC 60068-2-1 and IEC 60068-2-2. Note: Refer to KnowledgeBase 4AEB2ML1 at ni.com/kb for more information about maximizing PXI Express data transfer rates when operating at ambient temperatures below 10 °C.	—
Storage Temperature	–25 °C to +85 °C. Meets IEC 60068-2-1 and IEC 60068-2-2.	—
Operating Relative Humidity	10% to 90%, noncondensing. Meets IEC 60068-2-56.	—
Storage Relative Humidity	5% to 95%, noncondensing. Meets IEC 60068-2-56.	—
Operating Shock	30 g, half-sine, 11 ms pulse. Meets IEC 60068-2-27. Test profile developed in accordance with MIL-PRF-28800F.	Spectral and jitter specifications could degrade.
Storage Shock	50 g, half-sine, 11 ms pulse. Meets IEC 60068-2-27. Test profile developed in accordance with MIL-PRF-28800F.	—
Operating Vibration	5 Hz to 500 Hz, 0.31 g _{rms} . Meets IEC 60068-2-64.	Spectral and jitter specifications could degrade.
Storage Vibration	5 Hz to 500 Hz, 2.46 g _{rms} . Meets IEC 60068-2-64. Test profile exceeds requirements of MIL-PRF-28800F, Class B.	—
Altitude	2,000 meter maximum (at 25 °C ambient temperature)	—
Pollution Degree	2	—

Compliance and Certifications

Safety

This product meets the requirements of the following standards of safety for electrical equipment for measurement, control, and laboratory use:

- IEC 61010-1, EN 61010-1
- UL 61010-1, CSA 61010-1



Note For UL and other safety certifications, refer to the product label or the *Online Product Certification* section.

Electromagnetic Compatibility

This product meets the requirements of the following EMC standards for electrical equipment for measurement, control, and laboratory use:

- EN 61326-1 (IEC 61326-1): Class A emissions; Basic immunity
- EN 55011 (CISPR 11): Group 1, Class A emissions
- AS/NZS CISPR 11: Group 1, Class A emissions
- FCC 47 CFR Part 15B: Class A emissions
- ICES-001: Class A emissions



Note For EMC declarations and certifications, refer to the *Online Product Certification* section.

CE Compliance

This product meets the essential requirements of applicable European Directives as follows:

- 2006/95/EC; Low-Voltage Directive (safety)
- 2004/108/EC; Electromagnetic Compatibility Directive (EMC)

Online Product Certification

To obtain product certifications and the Declaration of Conformity (DoC) for this product, visit ni.com/certification, search by model number or product line, and click the appropriate link in the Certification column.

Environmental Management

NI is committed to designing and manufacturing products in an environmentally responsible manner. NI recognizes that eliminating certain hazardous substances from our products is beneficial to the environment and to NI customers.

For additional environmental information, refer to the *NI and the Environment* Web page at ni.com/environment. This page contains the environmental regulations and directives with which NI complies, as well as other environmental information not included in this document.

Waste Electrical and Electronic Equipment (WEEE)



EU Customers At the end of the product life cycle, all products *must* be sent to a WEEE recycling center. For more information about WEEE recycling centers, National Instruments WEEE initiatives, and compliance with WEEE Directive 2002/96/EC on Waste Electrical and Electronic Equipment, visit ni.com/environment/weee.

电子信息产品污染控制管理办法（中国 RoHS）



中国客户 National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录 ni.com/environment/rohs_china。(For information about China RoHS compliance, go to ni.com/environment/rohs_china.)

Where to Go for Support

The National Instruments Web site is your complete resource for technical support. At ni.com/support you have access to everything from troubleshooting and application development self-help resources to email and phone assistance from NI Application Engineers.

A Declaration of Conformity (DoC) is our claim of compliance with the Council of the European Communities using the manufacturer's declaration of conformity. This system affords the user protection for electromagnetic compatibility (EMC) and product safety. You can obtain the DoC for your product by visiting ni.com/certification. If your product supports calibration, you can obtain the calibration certificate for your product at ni.com/calibration.

National Instruments corporate headquarters is located at 11500 North Mopac Expressway, Austin, Texas, 78759-3504. National Instruments also has offices located around the world to help address your support needs. For telephone support in the United States, create your service request at ni.com/support and follow the calling instructions or dial 512 795 8248. For telephone support outside the United States, contact your local branch office:

Australia 1800 300 800, Austria 43 662 457990-0,
Belgium 32 (0) 2 757 0020, Brazil 55 11 3262 3599,
Canada 800 433 3488, China 86 21 5050 9800,
Czech Republic 420 224 235 774, Denmark 45 45 76 26 00,
Finland 358 (0) 9 725 72511, France 01 57 66 24 24,
Germany 49 89 7413130, India 91 80 41190000, Israel 972 3 6393737,
Italy 39 02 41309277, Japan 0120-527196, Korea 82 02 3451 3400,
Lebanon 961 (0) 1 33 28 28, Malaysia 1800 887710,
Mexico 01 800 010 0793, Netherlands 31 (0) 348 433 466,
New Zealand 0800 553 322, Norway 47 (0) 66 90 76 60,
Poland 48 22 328 90 10, Portugal 351 210 311 210,
Russia 7 495 783 6851, Singapore 1800 226 5886,
Slovenia 386 3 425 42 00, South Africa 27 0 11 805 8197,
Spain 34 91 640 0085, Sweden 46 (0) 8 587 895 00,
Switzerland 41 56 2005151, Taiwan 886 02 2377 2222,
Thailand 662 278 6777, Turkey 90 212 279 3031,
United Kingdom 44 (0) 1635 523545

CVI, LabVIEW, National Instruments, NI, ni.com, the National Instruments corporate logo, and the Eagle logo are trademarks of National Instruments Corporation. Refer to the *Trademark Information* at ni.com/trademarks for other National Instruments trademarks. The mark LabWindows is used under a license from Microsoft Corporation. Windows is a registered trademark of Microsoft Corporation in the United States and other countries. Other product and company names mentioned herein are trademarks or trade names of their respective companies. For patents covering National Instruments products/technology, refer to the appropriate location: **Help»Patents** in your software, the `patents.txt` file on your media, or the *National Instruments Patent Notice* at ni.com/patents.

NI PXIe-5451 仕様

400 MS/s 2 チャンネル任意波形発生器

このドキュメントには、NI PXIe-5451 (NI 5451) 任意波形発生器の仕様が記載されています。

仕様は、以下の条件下において保証されています。

- 周囲温度での 15 分間のウォームアップ時間
- 一定に維持されたキャリブレーション間隔
- シャーシのファンの速度を HIGH に設定
- NI-FGEN 計測器ドライバを使用
- 計測器が安定した後 NI-FGEN 計測器ドライバセルフキャリブレーションを実行

特に注記のない限り、各仕様において以下の条件が適用されます。

- 50 Ω で信号をグラウンドに終端。
- メインパスを 2.5 V_{pk} 差動 (ゲイン = 2.5、5 V_{pk-pk} 差動) に設定
- ダイレクトパスを 0.5 V_{pk} 差動 (ゲイン = 0.5、1 V_{pk-pk} 差動) に設定
- サンプルクロックレートは 400 MS/s に設定
- 基準クロックなしのオンボードサンプルクロックを使用
- アナログフィルタ有効
- 0 ~ 55 $^{\circ}\text{C}$ の周囲温度

仕様は、特に指定がない限り、0 ~ 55 $^{\circ}\text{C}$ の周囲温度範囲内で使用した場合の、保証済みでトレーサブルな製品性能を記載しています。

標準値は、保証範囲外での使用における有用な製品性能を表しますが、これには測定の不確定性やドリフトに対するガードバンドは含まれていません。標準値は工場から出荷されたすべてのユニットで確認されるとは限りません。特に指定がない限り、標準値は、この製品の開発時または製造時の測定値に基づいて、23 \pm 5 $^{\circ}\text{C}$ (信頼水準 90%) の周囲温度範囲内で使用した場合の、ユニットの予想性能を記載しています。

公称値 (または補足情報) は、仕様または標準値に記載されていない予想性能を含む、製品の有用な追加情報を記載しています。公称値は保証範囲外です。

仕様は事前の通知なしに変更されることがあります。最新の NI 5451 の仕様については、ni.com/manuals をご覧ください。

NI 5451 のドキュメントにアクセスするには、**スタート→すべてのプログラム→National Instruments →NI-FGEN →ドキュメント** を選択します。



熱面 NI 5451 を長時間使用する場合、デバイスまたはシールドは安全な取扱温度を超え、火傷の原因になる場合があります。シールドに触れる前、またはデバイスをシャーシから取り外す前に、NI 5451 を十分に冷却してください。

電磁両立性ガイドライン

この製品は、製品仕様書に記載された電磁両立性（EMC）の規制基準および制限に基づいて所定の試験が実施され、これらに適合するものと認定されています。これらの基準および制限は、製品を意図された動作電磁環境で操作する場合に、有害な電磁妨害から保護するために設けられました。

この製品は、工場での使用を意図して設計されています。この製品が試験対象に接続されている場合、または住宅地域で使用されている場合、設置方法によっては有害な電磁妨害が発生する場合があります。製品によるラジオおよびテレビ受信への電磁妨害が起こる可能性、そして許容できない性能低下を最小限に抑えるには、製品ドキュメントの手順に厳密に従って取り付け、使用してください。

また、ナショナルインスツルメンツによって明示的に許可されていない製品への変更および修正は、地域の取締規則下で製品を操作するユーザの権利を無効にする可能性があります。



注意 EMC に適合させるには、PXI EMC フィラーパネル（NI 製品番号 778700-01）をすべての空いているシャーシスロットに取り付ける必要があります。



注意 この製品を使用する場合、シールドされたケーブルおよびアクセサリを使用してください。

目次

電磁両立性ガイドライン	2
アナログ出力	3
CH 0+/-, CH 1+/- (アナログ出力、フロントパネルコネクタ)	3
クロック	38
オンボードサンプルクロック	38
外部サンプルクロック	40
外部サンプルクロックタイムベース	41
クロックをエクスポートする	42
端子	42

CLK IN (サンプルクロックおよび基準クロック入力、 フロントパネルコネクタ)	42
CLK OUT (サンプルクロックおよび基準クロック出力、 フロントパネルコネクタ)	43
PFI 0 および PFI 1 (プログラム可能な機能的インタフェース、 フロントパネルコネクタ)	44
トリガおよびイベント	46
トリガ	46
イベント	48
波形生成機能	49
オンボード信号処理	52
キャリブレーション	57
電力	57
ソフトウェア	58
物理特性	59
ハードウェアのフロントパネル	59
NI PXIe-5451 の環境	61
認可および準拠	62
安全性	62
電磁両立性	62
CE 準拠	62
オンライン製品認証	62
環境管理	63
サポート情報	64

アナログ出力

CH 0+/-、CH 1+/- (アナログ出力、フロントパネルコネクタ)

仕様	値	コメント
チャンネル数	2	—
出カタイプ	シングルエンド、差動	シングルエンド出力はメインパスのみで使用可能。
出力パス	メインパス、ダイレクトパス	—
DAC 分解能	16 ビット	—

次の図は、差動オフセット電圧とコモンモードオフセット電圧の関係および、シングルエンド構成と差動構成で生成されたピーク - ピーク AC 信号を示します。ピーク - ピーク差動受信機電圧は、信号に存在するコモンモードオフセット電圧およびその他のコモンモードノイズを除去します。

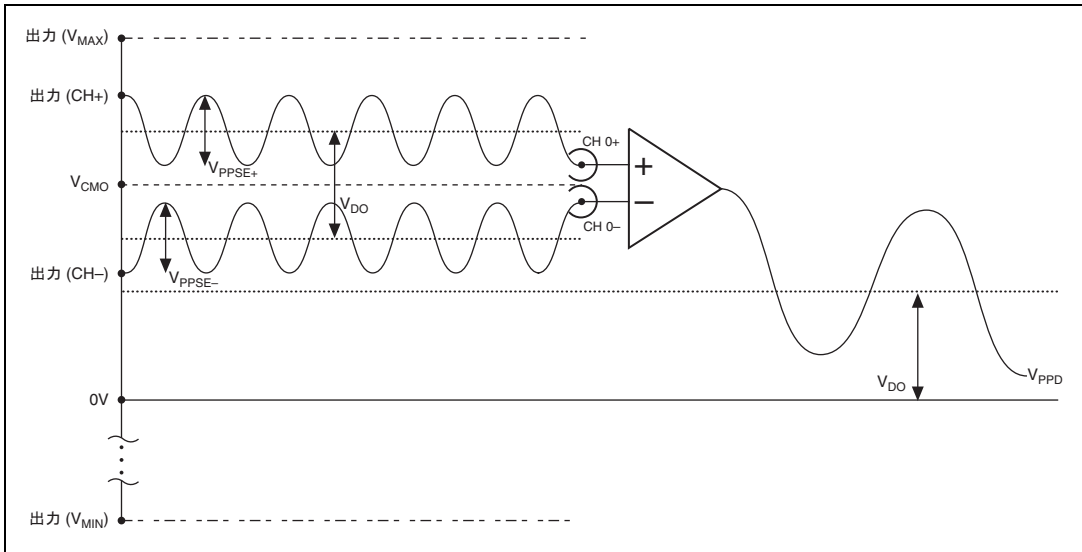


図 1 コモンモードオフセットおよび差動オフセットの定義

$$V_{PPD} = V_{PPSE+} + V_{PPSE-}$$

V_{PPD} = 差動電圧のピーク - ピーク

V_{PPSE} = シングルエンド電圧のピーク - ピーク

V_{DO} = 差動オフセット電圧

V_{CMO} = コモンモードオフセット電圧



メモ

瞬時差動電圧は、出力 (CH+) - 出力 (CH-) に等しくなります。出力オフセット設定はゲイン設定に依存しません。

仕様	値			コメント	
振幅とオフセット					
フルスケール振幅範囲 †	シングルエンドメインパス			CH+ で測定。 各端子の V_{pk} は、 アナログオフセット + 波形データ × ゲイン。	
	フラットネス補正状態	負荷	振幅 (V_{PPSE}) †		
			最小値		最大値
	無効	50 Ω	0.00176		2.50
		1 kΩ	0.00336		4.76
		開回路	0.00352		5.00
	有効	50 Ω	0.00124		1.75
		1 kΩ	0.00235		3.33
		開回路	0.00247		3.50
	差動メインパス			差動ピーク - ピーク信号の振幅として測定 (V_{pk-pk}) 各端子の V_{pk-pk} は、差動 V_{pk-pk} の半分の値。 各端子の V_{pk} は、差動オフセット × 0.5 + コモンモードオフセット + 波形データ × ゲイン / 2	
			振幅 (V_{PPD}) †		
			最小値		最大値
無効	50 Ω	0.00352	5.00		
	1 kΩ	0.00671	9.52		
	開回路	0.00705	10.00		
有効	50 Ω	0.00247	3.50		
	1 kΩ	0.00470	6.66		
	開回路	0.00493	7.00		
<p>メモ: すべての構成において、CH±の端子は両方とも同じ値の負荷でグラウンドに終端されています。</p> <p>電圧出力レベルはソフトウェアで設定されており、ラインにつき 50 Ω の負荷インピーダンス (デフォルト) またはユーザ指定の負荷抵抗に基づきます。コモンモードオフセットは、出力端子が同等の負荷でグラウンドへ終端されることを想定しています。詳細については、『NI 信号発生器ヘルプ』から NI 信号発生器ヘルプ→デバイス→NI 5451 →フロントパネルコネクタ→差動およびシングルエンドチャンネルコネクタ を参照してください。</p> <p>NI-FGEN のゲイン値は、V_{pk-pk} の半分の振幅である V_{pk} に相当します。</p> <p>* 3.2 V のシングルエンドピーク出力電圧を超える波形データ、オフセット、ゲインの組み合わせでは、波形にクリッピングが発生する可能性があります。</p> <p>† 振幅値は、DAC のフルスケールが使用されていると想定しています。最小値よりも小さい振幅を必要とする場合は、DAC のフルスケールよりも小さい波形またはデジタルゲインを使用できます。波形データを使用することでさらにオフセットが追加される場合があります。</p>					

仕様	値			コメント	
振幅とオフセット					
フルスケール振幅範囲*	差動ダイレクトパス				CH 0+/- または CH 1+/- 端子は両方とも同じ値の負荷でグラウンドに終端。 シングルエンドの値は差動値の半分。
	フラットネス補正状態	負荷	振幅 (V_{ppD}) †		
			最小値	最大値	
	無効	50 Ω	0.708	1.00	
		1 kΩ	1.35	1.90	
		開回路	1.42	2.00	
	有効	50 Ω	0.567	0.8	
1 kΩ		1.08	1.52		
開回路		1.14	1.6		
振幅分解能	4 桁 <0.0025% (振幅範囲の 0.0002 dB)			—	
<p>メモ: すべての構成において、CH±の端子は両方とも同じ値の負荷でグラウンドに終端されています。</p> <p>電圧出力レベルはソフトウェアで設定されており、ラインにつき 50 Ω の負荷インピーダンス (デフォルト) またはユーザ指定の負荷抵抗に基づきます。コモンモードオフセットは、出力端子が同等の負荷でグラウンドへ終端されることを想定しています。詳細については、『NI 信号発生器ヘルプ』から NI 信号発生器ヘルプ→デバイス→NI 5451 →フロントパネルコネクタ→差動およびシングルエンドチャンネルコネクタを参照してください。</p> <p>NI-FGEN のゲイン値は、V_{pk-pk} の半分の振幅である V_{pk} に相当します。</p> <p>* 3.2 V のシングルエンドピーク出力電圧を超える波形データ、オフセット、ゲインの組み合わせでは、波形にクリッピングが発生する可能性があります。</p> <p>† 振幅値は、DAC のフルスケールが使用されていると想定しています。最小値よりも小さい振幅を必要とする場合は、DAC のフルスケールよりも小さい波形またはデジタルゲインを使用できます。波形データを使用することでさらにオフセットが追加される場合があります。</p>					

仕様	値		コメント
振幅とオフセット			
アナログオフ セット範囲 (端子あたり)	メインパス		CH 0+/- または CH 1+/- 端子は両 方とも同じ値の負 荷でグラウンドに終 端。オフセットは、 コモンモードオフ セット電圧と差動 オフセット電圧の 組み合わせ。
	負荷	振幅 (V_{pk}) [*] 、†	
	50 Ω	±1.00	
	1 kΩ	±1.905	
	開回路	±2.00	
	ダイレクトパス		
	負荷	振幅 (V_{pk}) [*] 、†	
	任意	—	
オフセット分解 能	メインパス		差動、コモンモー ド、シングルエン ドのオフセットに 適用。
	4桁 < オフセット範囲の 0.002%		
<p>メモ: メインパスでは、$V_{CM} + V_{DIFF}/2$ および $V_{CM} - V_{DIFF}/2$ は ±2 V 間で、開回路の負荷になります。</p> <p>すべての構成において、CH± の端子は両方とも同じ値の負荷でグラウンドに終端されています。</p> <p>電圧出力レベルはソフトウェアで設定されており、ラインにつき 50 Ω の負荷インピーダンス (デフォルト) またはユーザ指定の負荷抵抗に基づきます。コモンモードオフセットは、出力端子が同等の負荷でグラウンドへ終端されることを想定しています。詳細については、『NI 信号発生器ヘルプ』から NI 信号発生器ヘルプ→デバイス→NI 5451→フロントパネルコネクタ→差動およびシングルエンドチャンネルコネクタ を参照してください。</p> <p>[*] 波形データを使用することでさらにオフセットが追加される場合があります。</p> <p>[†] 3.2 V のシングルエンドピーク出力電圧を超える波形データ、オフセット、ゲインの組み合わせでは、波形にクリッピングが発生する可能性があります。</p>			

仕様	値	コメント
確度		
DC 確度	<p style="text-align: center;">シングルエンドメインパス</p> <hr/> <p>絶対値</p> <p>ゲイン誤差：</p> <p style="margin-left: 20px;">セルフキャリブレーション温度 ±5 °C 以内の場合：</p> <p style="margin-left: 40px;">± (シングルエンド出力範囲の 0.4% + 0.5 mV)</p> <p style="margin-left: 40px;">± (シングルエンド出力範囲の 0.3% + 0.3 mV)、標準</p> <p>セルフキャリブレーション温度 ±5 °C を上回る場合：</p> <p style="margin-left: 20px;">- 0.05%/°C</p> <p style="margin-left: 20px;">- 0.035%/°C、標準</p> <p>オフセット誤差：</p> <p style="margin-left: 20px;">± (オフセットの 0.15% + シングルエンド出力範囲の 0.04% + 1.25 mV) (0 ~ 55 °C)</p> <p style="margin-left: 20px;">± (オフセットの 0.08% + シングルエンド出力範囲の 0.025% + 0.75 mV) (0 ~ 55 °C)、標準</p>	<p>DMM で測定。</p> <p>高インピーダンスでグラウンドに終端された両方の出力端子で測定。</p>
<p>* DC 確度の場合、差動出力範囲は、高インピーダンスの 2×ゲイン設定により定義されます。たとえば、ゲイン値が 2.5、負荷インピーダンスが 1 GΩ、差動出力範囲が 5 V の DC 信号確度は、以下の式を使用して計算できます。</p> <p style="margin-left: 20px;">セルフキャリブレーション温度 ±5 °C 以内のゲイン誤差：± (0.4% × 5 V + 0.5 mV) = ±20.5 mV</p> <p style="margin-left: 20px;">セルフキャリブレーション温度 +10 °C のゲイン誤差：±20.5 mV - 0.05% × 5 °C × (5 V) = +8 mV/-33 mV</p> <p style="margin-left: 20px;">オフセット誤差：(2 V オフセット (ゲイン 2.5 時)) ± (0.15% × (2 V) + 0.04% × (5 V) + 1.25 mV) = ±6.25 mV</p>		

仕様	値	コメント
確度 (続き)		
DC 確度	<p style="text-align: center;">差動メインパス</p> <hr/> <p>絶対値</p> <p>ゲイン誤差:</p> <p style="padding-left: 20px;">セルフキャリブレーション温度 $\pm 5^{\circ}\text{C}$ 以内の場合:</p> <p style="padding-left: 40px;">\pm (差動出力範囲[*]の 0.6% + 1 mV)</p> <p style="padding-left: 40px;">\pm (0.43% \times 差動出力範囲[*] + 500 μV)、標準</p> <p style="padding-left: 20px;">セルフキャリブレーション温度 $\pm 5^{\circ}\text{C}$ を上回る場合:</p> <p style="padding-left: 40px;">- 0.05%/ $^{\circ}\text{C}$</p> <p style="padding-left: 40px;">- 0.035%/ $^{\circ}\text{C}$、標準</p> <p>差動オフセット:</p> <p style="padding-left: 20px;">\pm (差動オフセットの 0.3% + 差動出力範囲の 0.01%[*] + 2 mV)</p> <p style="padding-left: 20px;">\pm (差動オフセットの 0.16% + 差動出力範囲の 0.01%[*] + 1 mV)、標準</p> <p>コモンモードオフセット:</p> <p style="padding-left: 20px;">\pm (コモンモードオフセットの 0.3% + 2 mV)</p> <p style="padding-left: 20px;">\pm (コモンモードオフセットの 0.16% + 1 mV)、標準</p> <p>チャンネル間、相対</p> <p>ゲイン誤差:</p> <p style="padding-left: 20px;">セルフキャリブレーション温度 $\pm 5^{\circ}\text{C}$ 以内の場合:</p> <p style="padding-left: 40px;">\pm (差動出力範囲[*]の 0.66% + 1.75 mV)</p> <p style="padding-left: 20px;">セルフキャリブレーション温度 $\pm 5^{\circ}\text{C}$ を上回る場合:</p> <p style="padding-left: 40px;">- 0.02%/ $^{\circ}\text{C}$</p> <p style="padding-left: 40px;">- 0.01%/ $^{\circ}\text{C}$、標準</p>	<p>DMM で測定。</p> <p>高インピーダンスでグラウンドに終端された両方の出力端子で測定。</p>
<p>[*] DC 確度の場合、差動出力範囲は、2\times 高インピーダンスのゲイン設定により定義されます。たとえば、ゲイン値が 5、負荷インピーダンスが 1 GΩ、差動出力範囲が 10 V の DC 信号確度は、以下の式を使用して計算できます。</p> <p style="padding-left: 20px;">セルフキャリブレーション温度 $\pm 5^{\circ}\text{C}$ 以内のゲイン誤差: $\pm (0.6\% \times 10\text{ V} + 1\text{ mV}) = \pm 61\text{ mV}$</p> <p style="padding-left: 20px;">セルフキャリブレーション温度 $+ 10^{\circ}\text{C}$ のゲイン誤差: $\pm 61\text{ mV} - 0.05\% \times 5^{\circ}\text{C} \times (10\text{ V}) = +36\text{ mV}/-86\text{ mV}$</p> <p style="padding-left: 20px;">差動オフセット誤差: (要求した差動オフセット = 1 V (ゲイン 5 時)) $\pm (0.3\% \times (1\text{ V}) + 0.01\% \times (10\text{ V}) + 2\text{ mV}) = \pm 6\text{ mV}$</p>		

仕様	値	コメント
確度 (続き)		
DC 確度	差動ダイレクトパス	DMM で測定。 セルフキャリブレーション中、差動オフセットは未調整。 高インピーダンスでグラウンドに終端された両方の出力端子で測定。
	<p>絶対値</p> <p>ゲイン誤差：</p> <p>セルフキャリブレーション温度 $\pm 5^{\circ}\text{C}$ 以内の場合： 差動出力範囲* の $\pm 0.2\%$</p> <p>セルフキャリブレーション温度 $\pm 5^{\circ}\text{C}$ を上回る場合： $+ 0.030\%/^{\circ}\text{C}$ $+ 0.015\%/^{\circ}\text{C}$、標準</p> <p>差動オフセット：$\pm 1\text{ mV}$ ($0 \sim 55^{\circ}\text{C}$) コモンモードオフセット†：$\pm 350\ \mu\text{V}$ ($0 \sim 55^{\circ}\text{C}$)</p> <p>チャンネル間、相対</p> <p>ゲイン誤差：</p> <p>セルフキャリブレーション温度 $\pm 5^{\circ}\text{C}$ 以内の場合： 差動出力範囲* の $\pm 0.08\%$</p> <p>セルフキャリブレーション温度 $\pm 5^{\circ}\text{C}$ を上回る場合： $+ 0.010\%/^{\circ}\text{C}$ $+ 0.005\%/^{\circ}\text{C}$、標準</p>	
<p>* DC 確度の場合、差動出力範囲は、$2 \times$ 高インピーダンスのゲイン設定により定義されます。たとえば、ゲイン値が 1、負荷インピーダンスが $1\ \text{G}\Omega$、差動出力範囲が $2\ \text{V}$ の DC 信号確度は、以下の式を使用して計算できます。</p> <p>セルフキャリブレーション温度 $\pm 5^{\circ}\text{C}$ 以内のゲイン誤差：$\pm 0.2\% \times (2\ \text{V}) = \pm 4\ \text{mV}$</p> <p>セルフキャリブレーション温度 $+ 10^{\circ}\text{C}$ でのゲイン誤差：$4\ \text{mV} + 0.03\% \times 5 \times (2\ \text{V}) = +7\ \text{mV} / -1\ \text{mV}$</p> <p>† ダイレクトパスのコモンモードオフセットはアクティブ回路により最小限に抑えられます。外部の 0 以外のコモンモードオフセットを出力端子に適用することは推奨しません。ただし、コモンモード回路は、コモンモードバイアス電流の $5\ \text{mA}$ まで電力をシンクまたはソースすることが可能です。同じインピーダンスで両方の出力端子をグラウンドに終端してください。出力端子がグラウンドに終端されていない場合、最大終端電圧は $250\ \text{mV}$ ($50\ \Omega$ 負荷) です。</p>		

仕様	値		コメント
精度 (続き)			
AC 振幅精度	シングルエンドメインパス		DMM で測定 (高インピーダンスのフルスケールデータ、50 kHz の正弦波、400 MS/s)。DC 精度で定義された出力範囲は、次の値で除算して V_{RMS} に変換する必要があります。(2 $\sqrt{2}$)。
	絶対値 セルフキャリブレーション温度 $\pm 5^{\circ}\text{C}$ 以内の場合： \pm (シングルエンド出力範囲の 0.8% + 1 mV _{RMS}) \pm (シングルエンド出力範囲の 0.4% 750 μV_{RMS})、標準		
	差動メインパス		
	絶対値 セルフキャリブレーション温度 $\pm 5^{\circ}\text{C}$ 以内の場合： \pm (差動出力範囲の 0.8% + 1.5 mV _{RMS}) \pm (差動出力範囲の 0.4% \times 1.5 mV _{RMS})、標準		
	差動ダイレクトパス		
	絶対値 セルフキャリブレーション $\pm 5^{\circ}\text{C}$ 以内の場合： 差動出力範囲の $\pm 0.5\%$ チャンネル間、相対 セルフキャリブレーション $\pm 5^{\circ}\text{C}$ 以内の場合： 差動出力範囲の $\pm 0.2\%$ 、差動出力範囲の $\pm 0.07\%$ 、標準		
チャンネル間タイミングアライメント精度	メインパス	ダイレクトパス	セルフキャリブレーション実行時の温度 $\pm 5^{\circ}\text{C}$ 以内。 アライメントは、「 サンプルクロック遅延 」の使用による手動調整により向上が可能。
	50 ps 40 ps、標準	35 ps 25 ps、標準	

仕様	値		コメント
出力特性			
DC 出力抵抗	メインパス	ダイレクトパス	
	50 Ω 公称、1 コネクタあたり	50 Ω 公称、1 コネクタあたり	
反射減衰量	シングルエンドおよび差動メインパス	シングルエンドダイレクトパス	差動ダイレクトパス
	30 dB (最大 20 MHz) 27 dB (最大 60 MHz) 12 dB (最大 135 MHz)	26 dB、 5 MHz ~ 60 MHz 15 dB、 60 MHz ~ 145 MHz	35 dB (最大 20 MHz) 22 dB (最大 60 MHz) 12 dB (最大 145 MHz)
負荷インピーダンス補正	出力振幅は、ユーザ指定のグラウンドへの負荷インピーダンスに対して補正されています。*		ソフトウェアで実行。
出力カプリング	DC		—
出力有効	ソフトウェアで選択可能。無効時に、出力は 50 Ω、1 W の抵抗で終端。		—
<p>*電圧出力レベルはソフトウェアで設定されており、ラインにつき 50 Ω の負荷インピーダンス (デフォルト) またはユーザ指定の負荷抵抗に基づきます。コモンモードオフセットは、出力端子が同等の負荷でグラウンドへ終端されることを想定しています。詳細については、『NI 信号発生器ヘルプ』から NI 信号発生器ヘルプ→デバイス→NI 5451 →フロントパネルコネクタ→差動およびシングルエンドチャンネルコネクタを参照してください。</p>			

仕様	値		コメント
出力特性 (続き)			
最大出力過負荷	メインパス	ダイレクトパス	ダイレクトパスに限り、CH 0+/- または CH 1+/- 端子は両方とも同じ値の負荷でグラウンドに終端。
	$\pm 12 V_{pk}$ (50 Ω ソースから)	$\pm 8 V_{pk}$ (50 Ω ソースから)	
波形加算	出力端子は、波形加算をサポートしています。これは、複数の NI 5451 信号発生器の出力を直接接続できるということです。		合計電圧が最大電圧レンジを上回った場合、クリッピングが発生する可能性あり。

仕様	値		コメント
周波数応答			
アナログ帯域幅	ベースバンド	複素ベースバンド	標準。-3 dB、400 MS/s。DAC の sinc 応答を含む。フラットネス補正無効。
	メインパス、フィルタ無効		
	各 I および Q 出力で 180 MHz	外部 I/Q 変調器使用時に 360 MHz	
	メインパス、フィルタ有効		
	各 I および Q 出力で 135 MHz	外部 I/Q 変調器使用時に 270 MHz	
	ダイレクトパス		
アナログフィルタ	メインパス	ダイレクトパス	
	イメージ抑制用 7 次楕円フィルタ	イメージ抑制用 4 次フィルタ	

仕様	値		コメント
周波数応答 (続き)			
パスバンドフラットネス	シングルエンドおよび差動メインパス、フィルタ有効		50 kHz (100 Ω 差動負荷、400 MS/s) を基準。† フラットネス補正は、最大 0.3375 × サンプルレートまでのアナログ周波数応答および DAC の sinc 応答を補正。 受信機反射減衰量がフラットネスを劣化させる可能性あり。
	フラットネス補正無効	フラットネス補正有効 ^{*,†}	
0 ~ 60 MHz ^{†,‡}	0.8 dB、標準	±0.30 dB ±0.20 dB、標準	
60 MHz ^{†,‡} ~ 135 MHz ^{†, **}	3 dB、標準	±0.50 dB ±0.30 dB、標準	
0 ~ 60 MHz ^{†,‡} に一致するチャンネル間のパスバンドフラットネス	±0.12 dB、標準	±0.12 dB、標準	各チャンネルで 50 kHz、400 MS/s を基準。 異なる負荷により、性能が悪化する可能性あり。
60 MHz ^{†,‡} ~ 135 MHz ^{†, **} に一致するチャンネル間のパスバンドフラットネス	±0.20 dB、標準	±0.14 dB、標準	50 kHz の基準確度における正しい端子構成については、 「AC 振幅確度」 「メインパス」 仕様を参照。
<p>メモ: フィルタが無効の場合、フラットネス補正はサポートされません。</p> <p>* OSP 無効時、または OSP 有効で 2x の補間時に使用できます。OSP でのより高い補間レートの場合、OSP フィルタは不要なリップルを発生させる可能性あり。OSP フィルタのリップルに関する詳細については、「オンボード信号処理」セクションにある「補間フラットフィルタパスバンドリップル」仕様を参照してください。</p> <p>† フラットネス補正有効の周波数範囲は、サンプルレートに依存します。60 MHz 周波数は、0 ~ 60 MHz パスバンドフラットネス仕様によって定義されます。</p> <p>‡ 値 = Min (0.3375 × サンプルレート、60 MHz)</p> <p>** 値 = 0.3375 × サンプルレート</p>			

仕様	値		コメント
周波数応答 (続き)			
パスバンドフラットネス	ダイレクトパス		50 kHz (100 Ω 差動負荷、400 MS/s) を基準。†
	フラットネス補正無効	フラットネス補正有効†, ‡	
0 ~ 60 MHz†, ‡	0.5 dB、標準	±0.24 dB ±0.13 dB、標準	フラットネス補正は、最大 0.3 × サンプルレートまでのアナログ周波数応答および DAC の sinc 応答を補正。 受信機反射減衰量がフラットネスを劣化させる可能性あり。
60 MHz†, ‡ ~ 120 MHz†, **	1.9 dB、標準	±0.34 dB ±0.19 dB、標準	
0 ~ 60 MHz†, ‡ に一致するチャンネル間のパスバンドフラットネス	0.05 dB、標準	0.03 dB、標準	各チャンネルで 50 kHz、400 MS/s を基準。 異なる負荷により、性能が悪化する可能性あり。 50 kHz の基準確度に関する詳細については、「 AC 振幅確度 」「 差動ダイレクトパス 」仕様を参照。
60 MHz†, ‡ ~ 120 MHz†, ** に一致するチャンネル間のパスバンドフラットネス	0.18 dB、標準	0.04 dB、標準	
<p>† OSP 無効時、または OSP 有効で 2× の補間時に使用できます。OSP でのより高い補間レートの場合、OSP フィルタは不要なリブルを発生させる可能性あり。OSP フィルタのリブルに関する詳細については、「オンボード信号処理」セクションにある「補間フラットフィルタパスバンドリブル」仕様を参照してください。</p> <p>‡ フラットネス補正有効の周波数範囲は、サンプルレートに依存します。60 MHz 周波数は、0 ~ 60 MHz パスバンドフラットネス仕様によって定義されます。</p> <p>‡ 値 = Min (0.3 × サンプルレート、60 MHz)</p> <p>** 値 = 0.3 × サンプルレート</p>			

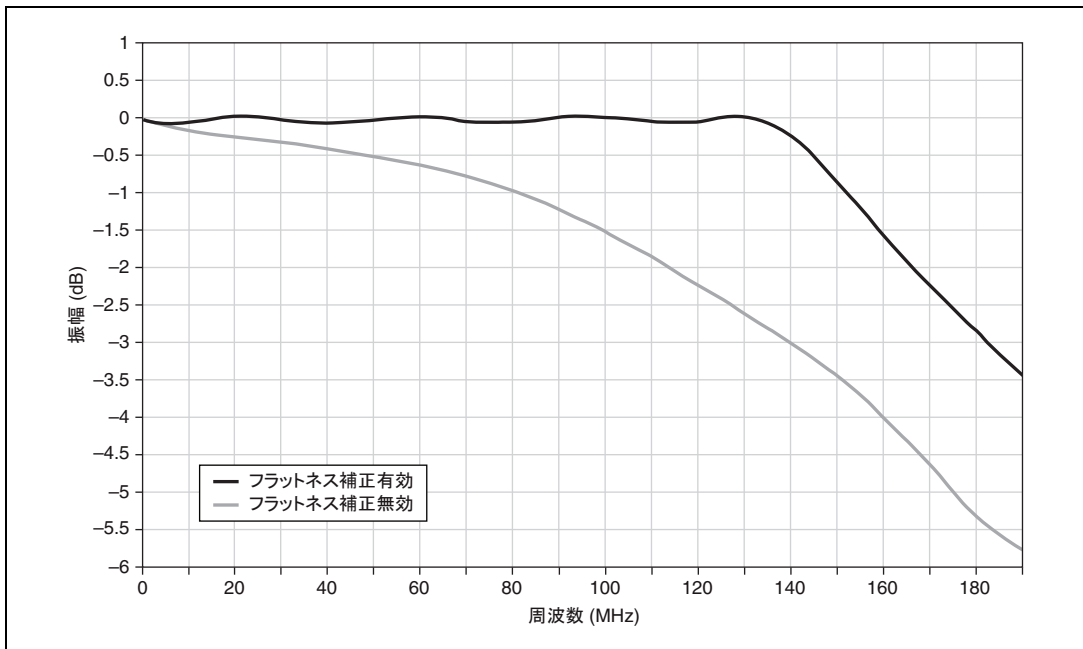


図2 メインパスフィルタ有効振幅応答（フラットネス補正有効および無効、400 MS/s、ゲイン = 2.5、差動、50 kHz を基準、標準単位）

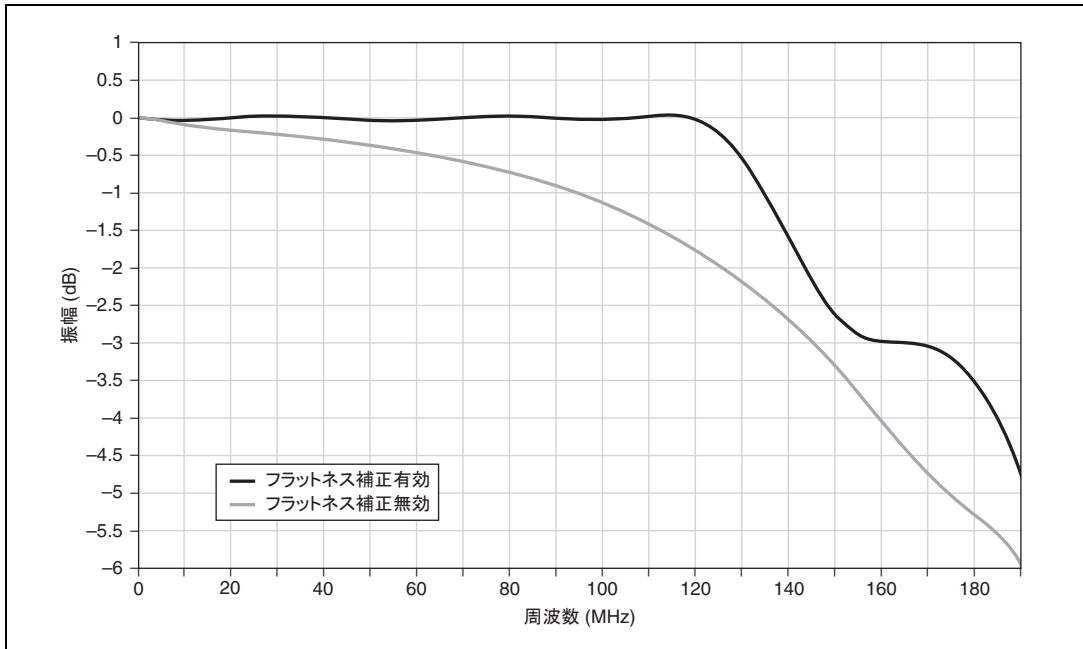


図3 ダイレクトパス振幅応答（フラットネス補正有効および無効、400 MS/s、差動、50 kHz を基準、標準単位）

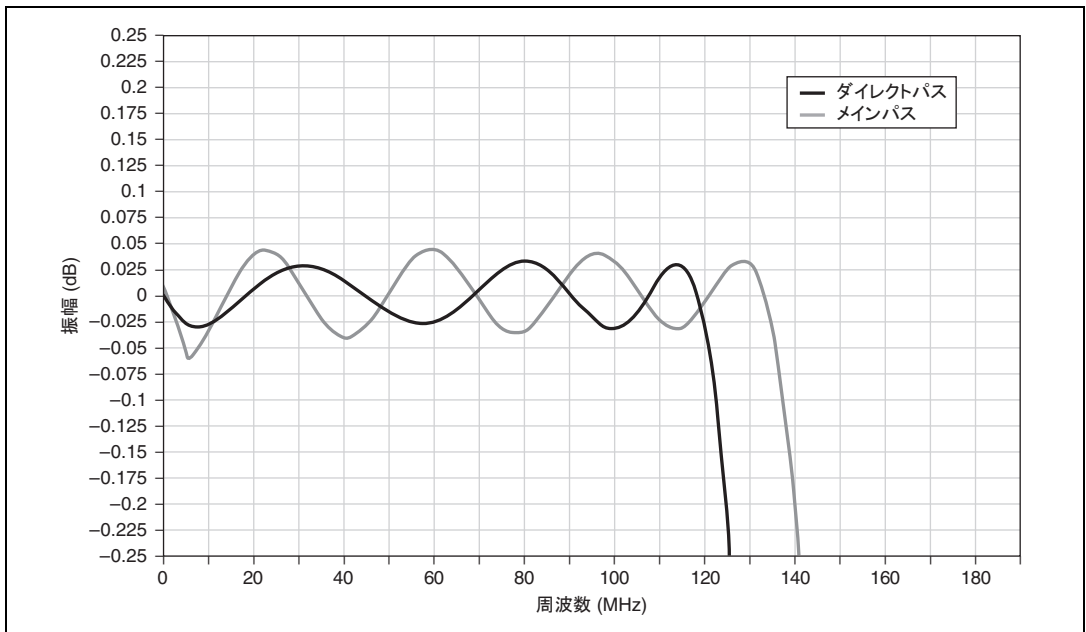


図 4 メインおよびダイレクトパス振幅応答（フラットネス補正有効、400 MS/s、差動、50 kHz を基準、平均単位）

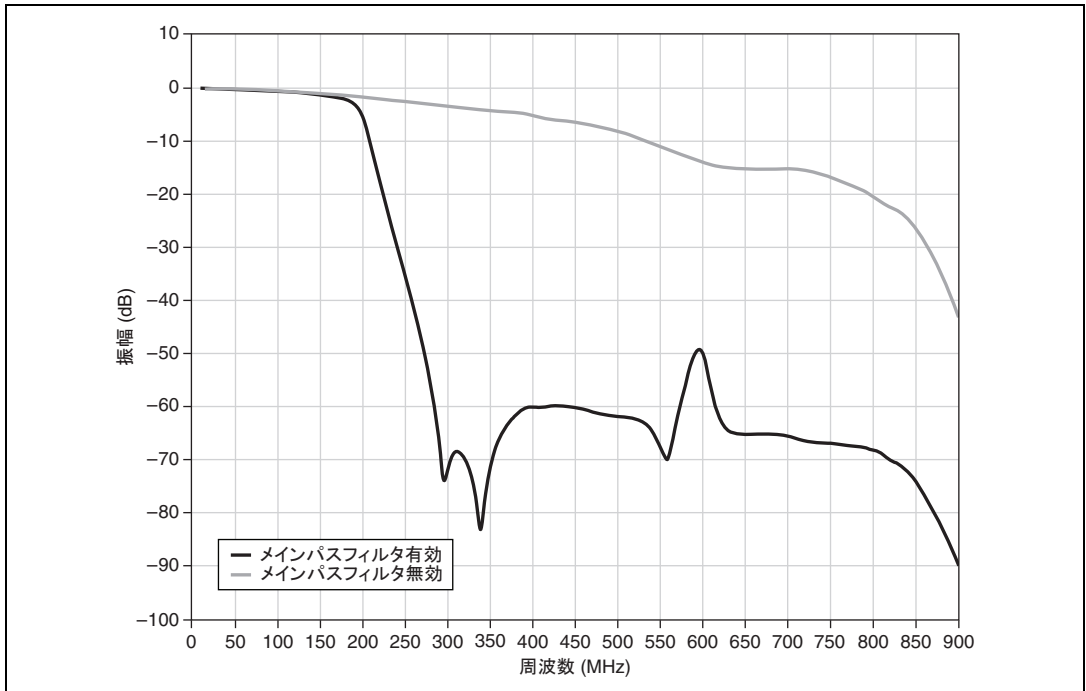


図 5 イメージ抑制用フィルタのメインパス周波数応答特性、標準単位

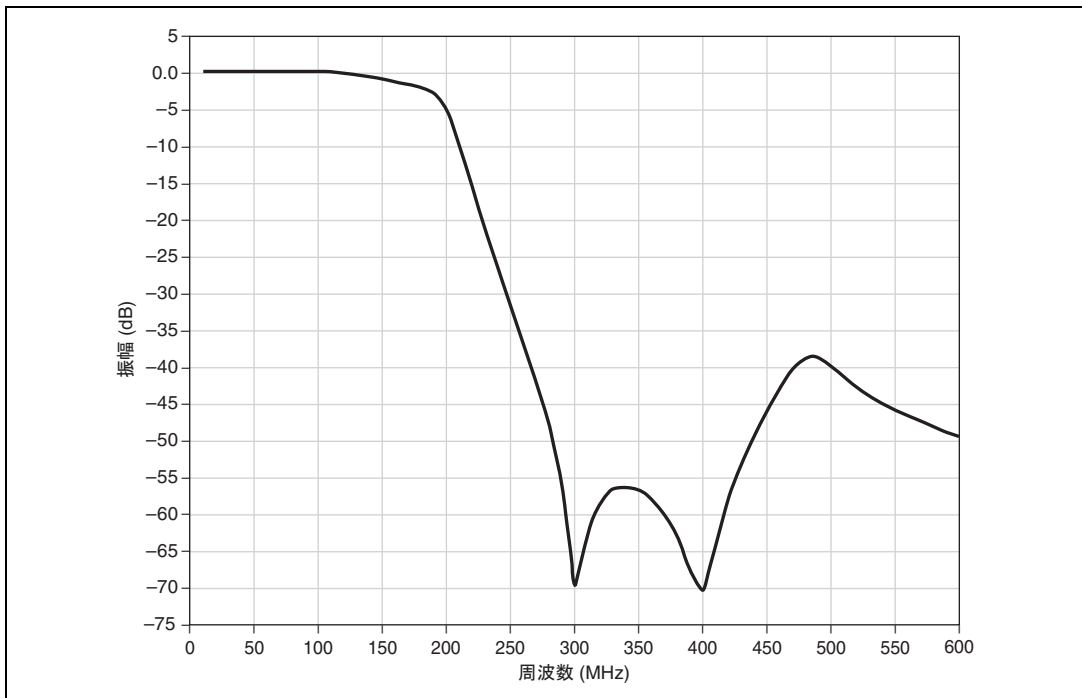


図 6 イメージ抑制用フィルタのダイレクトパス周波数応答特性、標準単位



メモ DAC サンプリングによる sinc 応答は、図 5 および図 6 には含まれていません。

仕様		値						コメント
スペクトル特性								
1 MHz 時の スプリアス フリーダイ ナミックレ ンジ (SFDR)	周波数範 囲	SFDR (dB)						公称。 400 MS/s、 振幅 -1 cBFS。 エイリア スされた 高調波を 含む。差動 出力は、 バランま たは差動 アンプに よりシン グルエン ドで測定。 各端子は 50 Ω でグ ランドに 終端。
		シングルエンドメインパス		差動メインパス				
		ゲイン = 0.25 0.5 V _{PPSE}	ゲイン = 0.625 1.25 V _{PPSE}	ゲイン = 1.25 2.5 V _{PPSE}	ゲイン = 0.5、 1 V _{PPD}	ゲイン = 1.25、 2.5 V _{PPD}	ゲイン = 0.5、 1 V _{PPD}	
高調波あり SFDR	DC ~ 7 MHz	82		85				88
	DC ~ 200 MHz	75		75				75
高調波なし SFDR	DC ~ 7 MHz	82	88	95	98			98
	DC ~ 200 MHz	82	83	84	84			84

仕様		値										コメント
スペクトル特性 (続き)												
高調波あり SFDR	SFDR (dB)											400 MS/s、 振幅 -1 dBFS。 DC~ 200 MHz まで測定。 すべての 値は標準 で、エイ リアスさ れた高調 波が含ま れる。差 動出力は、 バランス よりシン グルエン ドで測定。 各端子は 50Ωでグ ランドに 終端。
	シングルエンドメインパス					差動メインパス					差動ダイ レクタバ ス	
	ゲイン = 0.25、 0.5 V _{PPSE}	ゲイン = 0.625、 1.25 V _{PPSE}	ゲイン = 1.25、 2.5 V _{PPSE}	ゲイン = 1.25、 2.5 V _{PPD}	ゲイン = 0.5、 1 V _{PPD}	ゲイン = 1.25、 2.5 V _{PPD}	ゲイン = 2.5、 5 V _{PPD}	ゲイン = 0.5、 1 V _{PPD}				
	10 MHz	73 (75)*	73 (75)*	73 (75)*	73 (75)*	73 (75)*	73 (73)*	73 (75)*				
	60 MHz	65	61	56	69	67	64	70 (72)*				
	100 MHz	53	52	49	55	54	53	60				
120 MHz	62	62	62	62	62	62	62					
160 MHz	—										62	
<p>メモ 最初に記載した仕様は、400 MS/s サンプリングレート時の 100 MHz の正弦波 (40 個の特有なサンプルを含む波形) の仕様です。括弧内の仕様は、399.9 MS/s サンプリングレート時の 100 MHz の正弦波 (特有な DAC 符号による 3000 を超える数の特有なサンプルを含む波形) の仕様です。</p> <p>* 変調信号のようないびつな復調波形は、優れたスプリアス性能を提供します。少数の特有なサンプルで構成された周期波形では、DAC の非線形がダイナミック仕様に制限します。</p>												

仕様	値		コメント	
スペクトル特性 (続き)				
高調波なし SFDR	周波数	SFDR (dB)		400 MS/s サンプルレート。振幅 -1 dBFS。DC ~ 200 MHz まで測定。すべての値は標準で、エイリアスされた高調波が含まれる。差動出力は、バランスによりシングルエンドで測定。 同一ゲイン範囲を高調波あり SFDR として特徴づけ。
		シングルエンドおよび差動メインパス	差動ダイレクトパス	
	10 MHz	74 (76)*	74 (76)*	
	60 MHz	72 (74)*	72 (74)*	
	100 MHz	66	64	
	120 MHz	62	62	
	160 MHz	—	62	
<p>メモ: 初めに記載した仕様は、400 MS/s サンプルレート時の 10.0 MHz の正弦波 (40 個の特有なサンプルを含む波形) の仕様です。括弧内の仕様は、399.9 MS/s サンプルレート時の 10.0 MHz の正弦波 (特有な DAC 符号による 3000 を超える数の特有なサンプルを含む波形) の仕様です。</p> <p>* 変調信号のような長い非反復波形は、優れたスプリアス性能を提供します。少数の特有なサンプルで構成された周期波形では、DAC の非線形がダイナミック仕様を制限します。</p>				

仕様	値		コメント
スペクトル特性 (続き)			
帯域外性能	帯域内トーン周波数 (MHz)	帯域外スプリアスレベル (dBm)	公称。記載した周波数、400 MS/s でフルスケールの正弦波を生成。200 MHz ~ 2 GHz まで測定。アンチイメージングフィルタは 400 MS/s で固定および最適化。
	メインパス、フィルタ有効		
	0 ~ 20	<-65 dBm	
	20 ~ 50	<-45 dBm	
	ダイレクトパス		
	0 ~ 20	<-80 dBm	
	20 ~ 50	<-65 dBm	
チャンネル間クロストーク	アグレッサ出力振幅	メインパス*	ビクティムチャンネル、0 V DC 出力、400 MS/s サンプルレートでシングルエンドを測定。アグレッサチャンネルは、50 Ω、正弦波出力、400 MS/s サンプルレートで終端。すべて公称値。
	2.5	-90 dBc、0 ~ 200 MHz	
	1.25	-85 dBc、0 ~ 200 MHz	
	0.5	-80 dBc、0 ~ 200 MHz	
	0.15	-70 dBc、0 ~ 200 MHz	
	ダイレクトパス		
	<80 dBc、0 ~ 200 MHz <90 dBc、0 ~ 150 MHz		
* dBc 値は、アグレッサチャンネルの差動トーン電力を基準とします。結果、ビクティムおよびアグレッサフィルタの構成、端子構成、およびビクティムチャンネルの出力振幅に依存しません。			

仕様	値			コメント	
スペクトル特性 (続き)					
全高調波歪み (THD)	メインパス				振幅 -1 dBFS。 第2高調波から第6高調波を含む。 すべての値は標準。 0.1 MHz のオフセットで測定。 400 MS/s サンプルレート。 差動メインパス出力は、バランによりシングルエンドで測定。
	出力 振幅	周波数 (MHz)	THD (dBc)		
			シングルエンド	差動	
	2.5 V _{PPSE} 5 V _{PPD}	10	-71	-71	
		20	-66	-69	
		40	-59	-64	
		60	-55	-61	
		80	-51	-55	
		120	-50	-51	
		140	-50	-52	
		160	-50	-53	
	1.25 V _{PPSE} 2.5 V _{PPD}	10	-78	-75	
		20	-72	-73	
		40	-63	-69	
		60	-60	-65	
		80	-56	-59	
		120	-56	-59	
		140	-56	-59	
		160	-55	-59	
	0.5 V _{PPSE} 1 V _{PPD}	10	-80	-79	
		20	-74	-75	
		40	-68	-69	
		60	-64	-69	
		80	-62	-65	
		120	-65	-70	
		140	-64	-69	
		160	-61	-66	

仕様	値			コメント
スペクトル特性 (続き)				
全高調波歪み (THD)	ダイレクトパス			振幅 -1 dBFS。第 2 高調波から第 6 高調波を含む。
	出力 振幅	周波数 (MHz)	THD (dBc)	
	0.5 V _{PPSE} 1 V _{PPD}	10	-75	すべての値は標準。
		20	-70	
		40	-68	0.1 MHz のオフセットで測定。
		80	-68	
		100	-68	400 MS/s サンプルレート。
		120	-78	差動ダイレクトパス出力は、 balanによりシングルエンドで測定。
160		-83		

仕様	値			コメント
スペクトル特性 (続き)				
相互変調歪み (IMD ₃)	シングルエンドおよび差動メインパス			各トーンの波形振幅は、 -7 dBFS。 標準。 400 MS/s サンプルレート。 2 トーン周波数は、周波数 ±100 kHz。
	出力 振幅	周波数 (MHz)	IMD (dBc)	
	2.5 V _{PPSE} 5 V _{PPD}	10	-87	
		20	-82	
		40	-71	
		60	-63	
		80	-57	
		120	-51	
		160	-48	
	1.25 V _{PPSE} 2.5 V _{PPD}	10	-92	
		20	-87	
		40	-79	
		60	-72	
		80	-66	
		120	-61	
		160	-57	
	0.5 V _{PPSE} 1 V _{PPD}	10	-87	
		20	-85	
		40	-82	
		60	-79	
		80	-75	
		120	-79	
		160	-75	

仕様	値			コメント
スペクトル特性 (続き)				
相互変調歪み (IMD ₃)	シングルエンドおよび差動メインパス			各トーンのデジタル振幅は、-7 dBFS。すべての値は標準。400 MS/s サンプルレート。2 トーン周波数は、周波数 ±100 kHz。差動ダイレクトパス出力は、バランスによりシングルエンドで測定。
	出力 振幅	周波数 (MHz)	IMD (dBc)	
	0.1 V _{PPSE} 、 0.2 V _{PPD}	10	-89	
		20	-83	
		40	-78	
		60	-73	
		80	-69	
		120	-66	
		160	-65	
	ダイレクトパス			
	出力 振幅	周波数 (MHz)	IMD (dBc)	
	0.5 V _{PPSE} 、 1 V _{PPD}	10	-84	
		20	-81	
		40	-75	
		80	-71	
100		-68		
120		-68		
160		-66		

仕様	値					コメント
スペクトル特性 (続き)						
平均ノイズ密度	出力振幅		平均ノイズ密度			-40 dBFS を生成する DC ~ 200 MHz までの平均ノイズ密度、400 MS/s で 1 MHz 正弦波。 差動出力はバランスにより測定。 差動 dBm 数値は 50 Ω システムに基準。
	シングルエンドメインパス					
	V_{PPSE}	dBm	$\frac{nV}{\sqrt{Hz}}$	dBm/Hz	dBFS/Hz	
	2.5	12	12.57	-145	-157	
	0.5	-2	9.99	-147	-145	
	0.06	-20.4	9.99	-147	-126.6	
	差動メインパス					
	V_{PPD}	dBm	$\frac{nV}{\sqrt{Hz}}$	dBm/Hz	dBFS/Hz	
	5	18	17.76	-142	-160	
	1	4	14.11	-144	-148	
	0.12	-14.4	14.11	-144	-129.6	
	差動ダイレクトパス					
	V_{PPD}	dBm	$\frac{nV}{\sqrt{Hz}}$	dBm/Hz	dBFS/Hz	
	1	4.0	2.24	-160	-164	

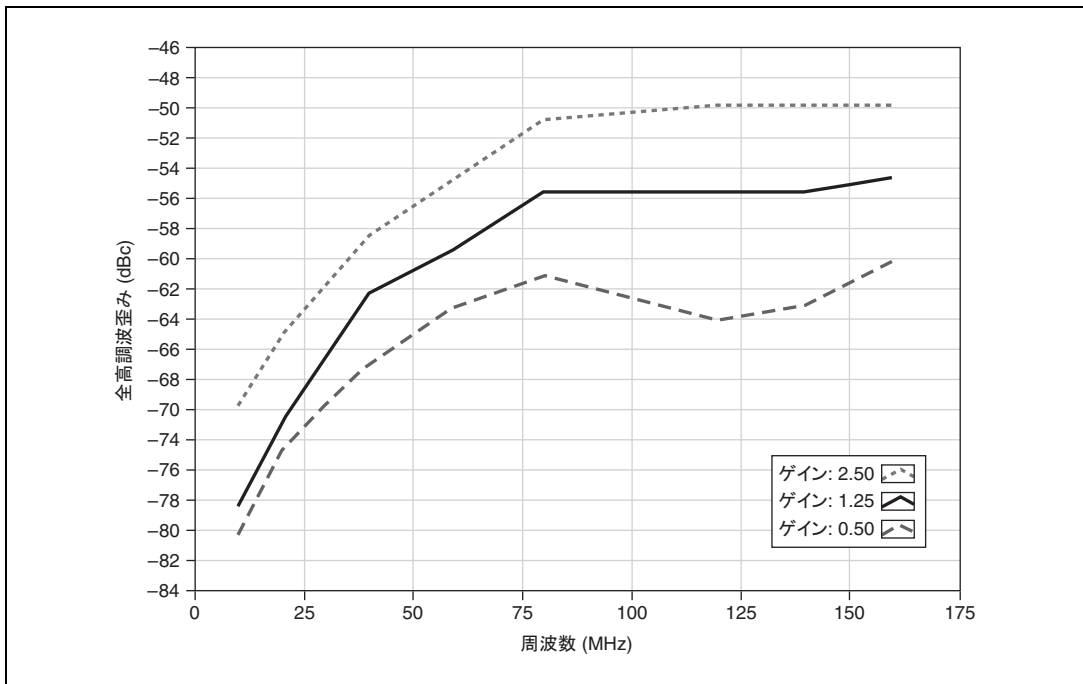


図 7 シングルエンドメインパス、全高調波歪み、標準

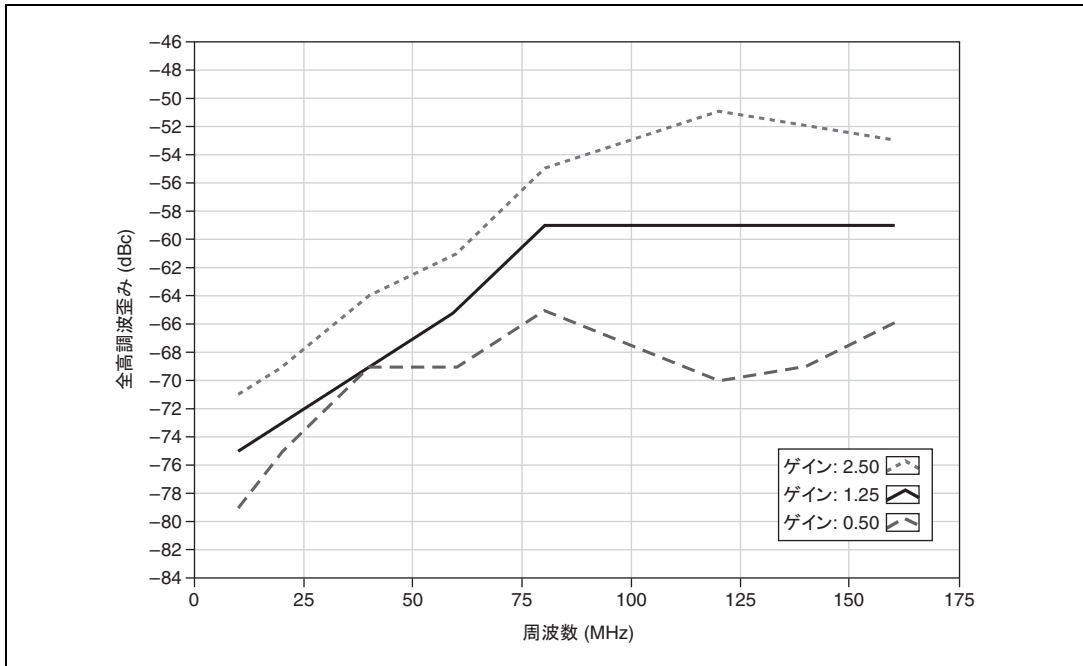


図 8 差動メインパス、全高調波歪み、標準

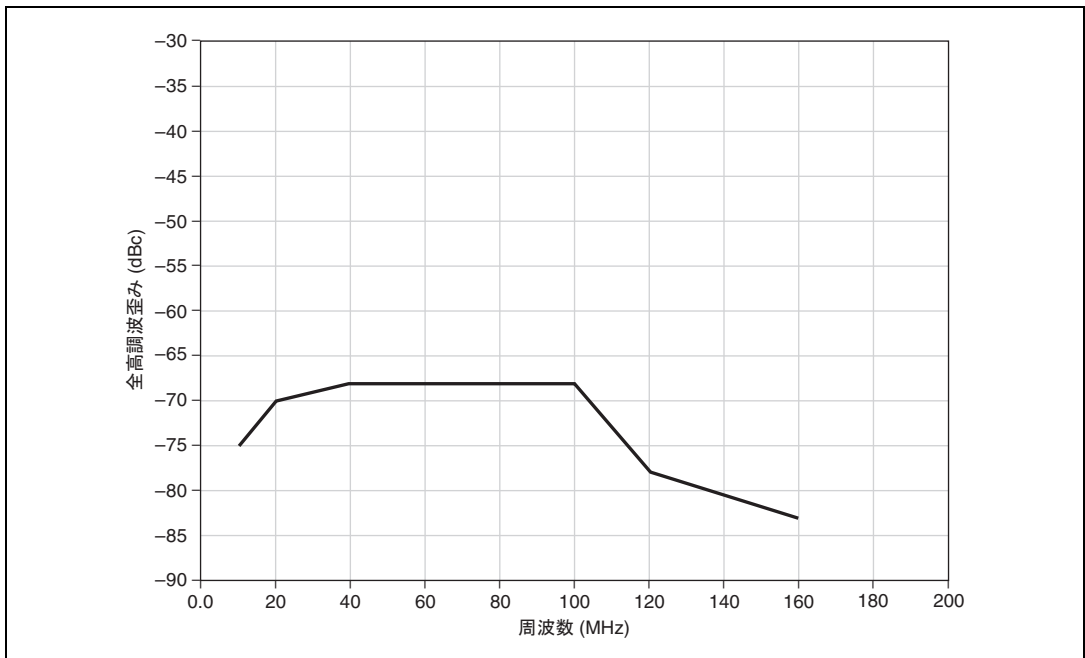


図 9 ダイレクトパス、全高調波歪み、標準

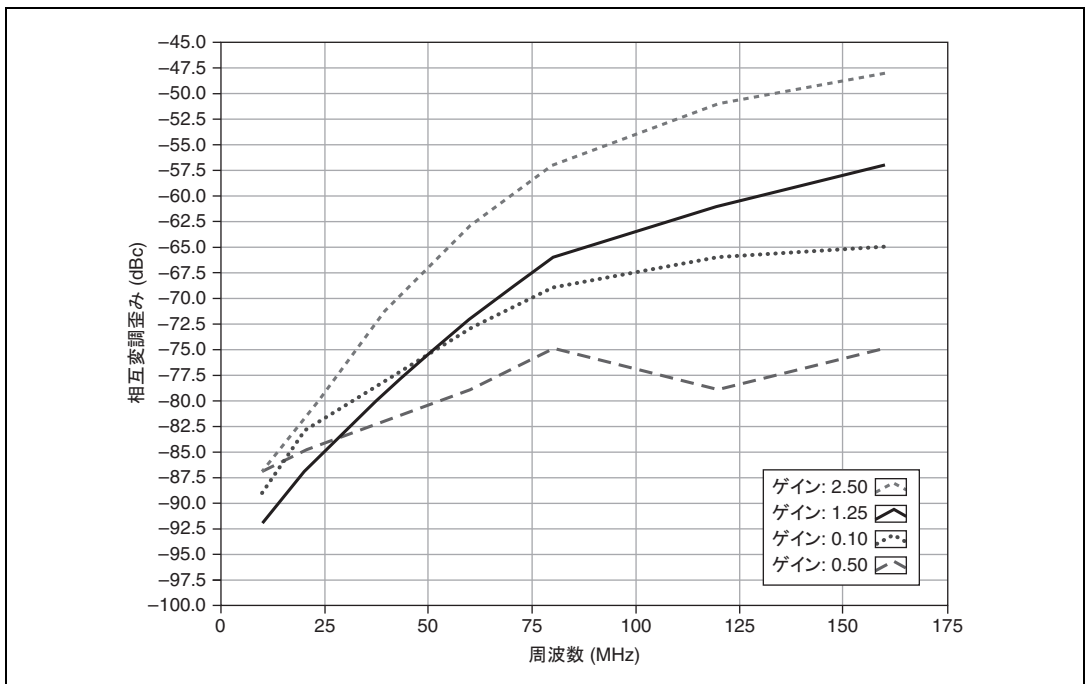


図 10 シングルエンドおよび差動メインパス、相互変調歪み、200 kHz 間隔、標準

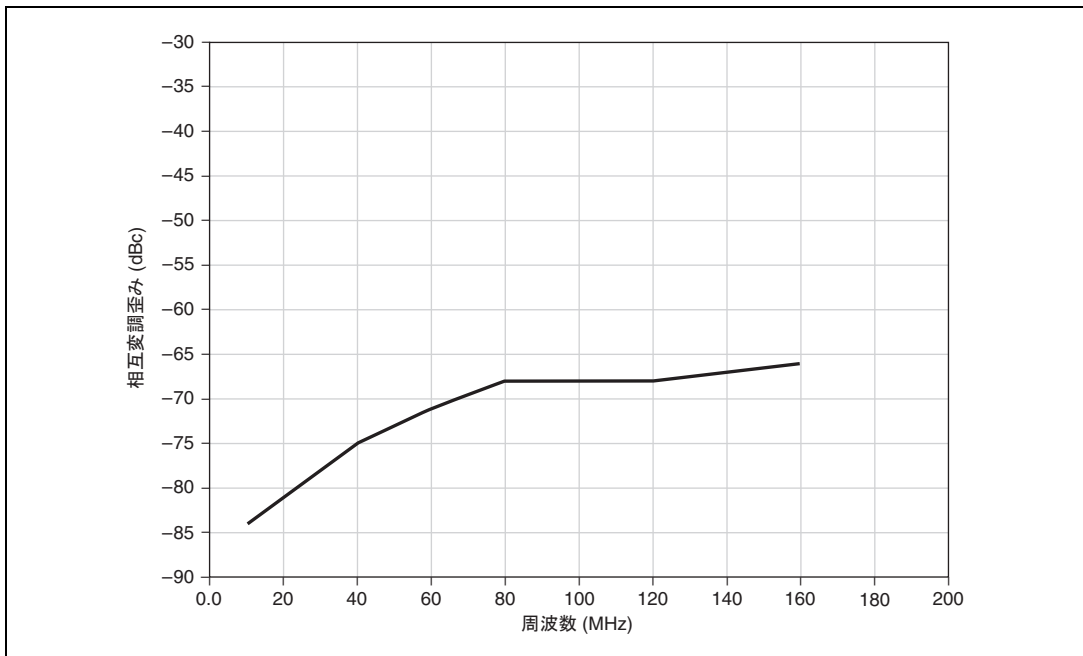


図 11 ダイレクトパス、相互変調歪み、200 kHz 間隔、標準

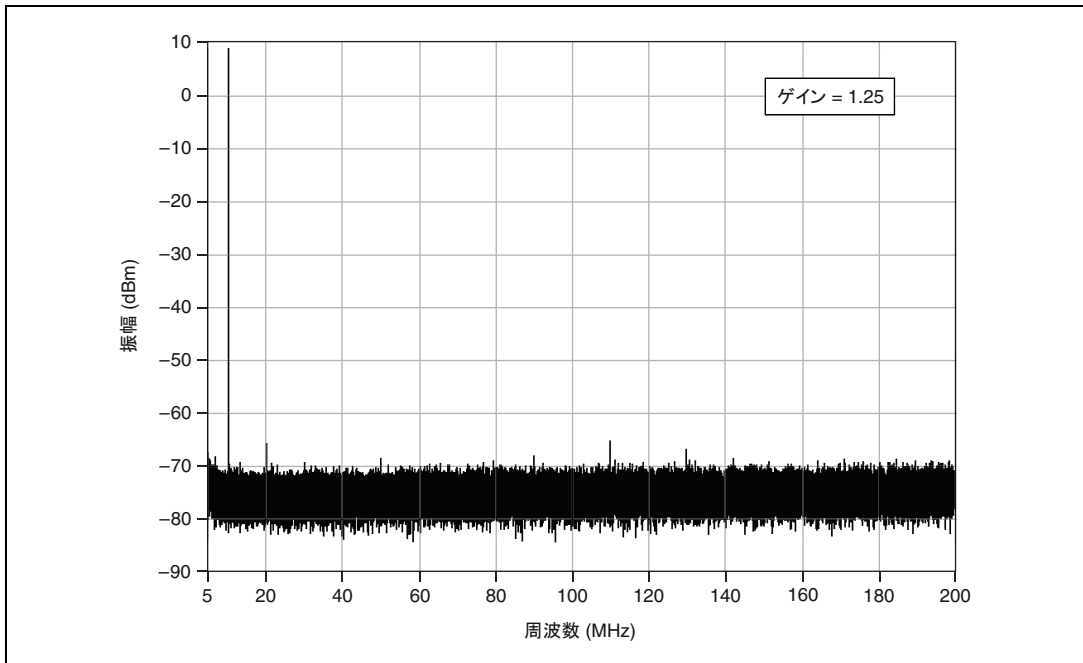


図 12 シングルエンドメインパス 10.000 MHz シングルトーンスペクトル、400 MS/s、-1 dBFS、標準単位

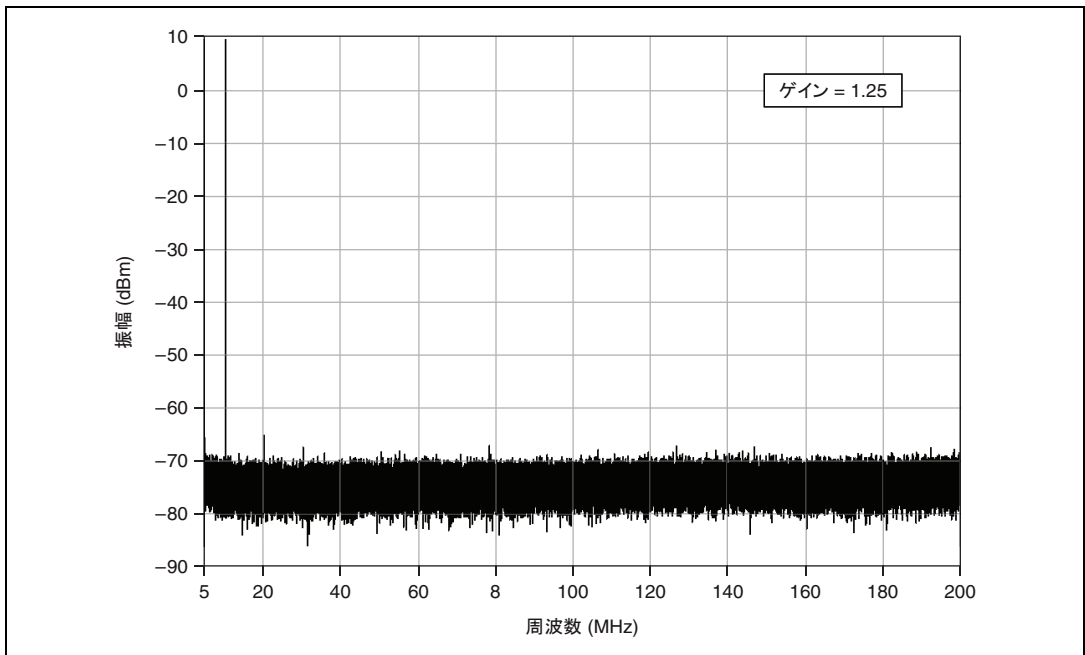


図 13 シングルエンドメインパス 10.100 MHz シングルトーンスペクトル、
400 MS/s、-1 dBFS、標準単位

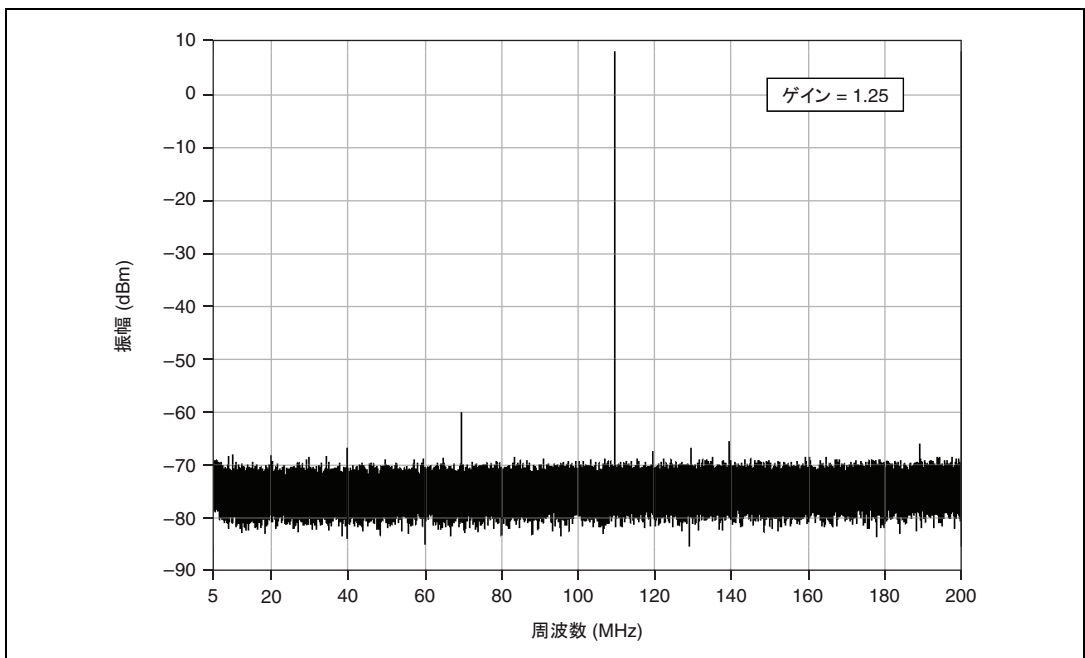


図 14 シングルエンドメインパス 110.100 MHz シングルトーンスペクトル、
400 MS/s、-1 dBFS、標準単位

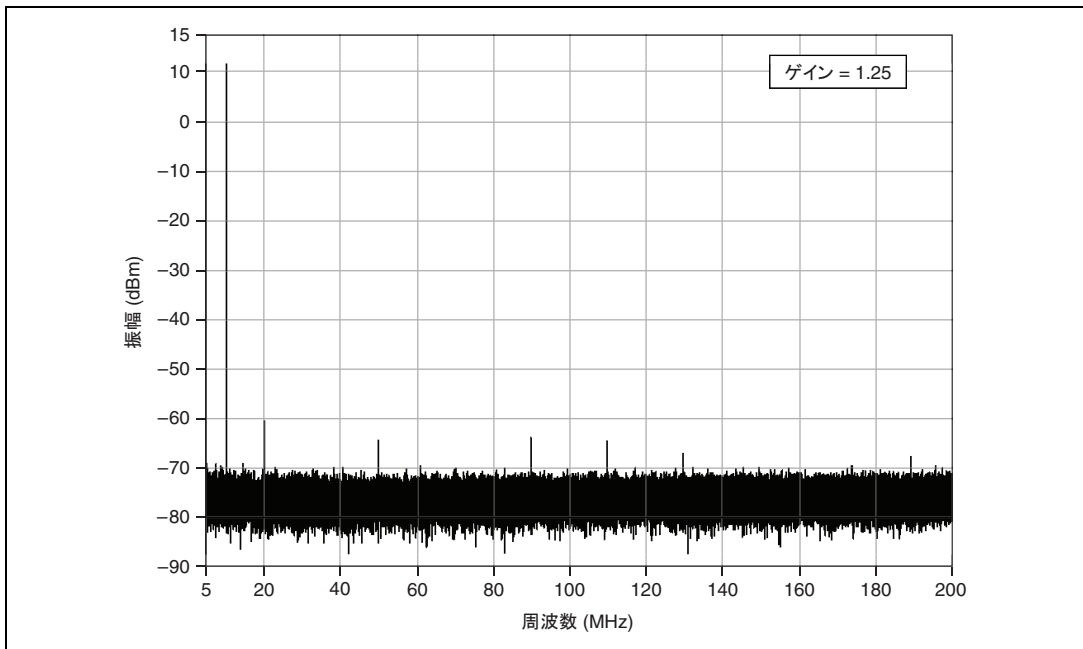


図 15 差動メインパス 10.000 MHz シングルトーンスペクトル、
400 MS/s、-1 dBFS、バランにより測定、標準単位

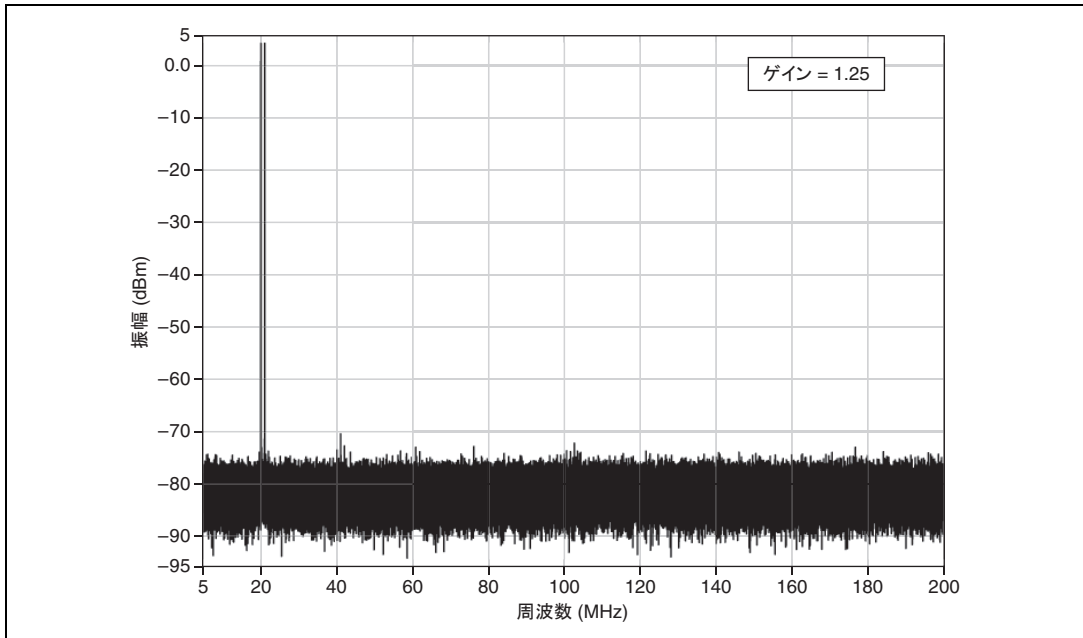


図 16 シングルエンドメインパス相互変調歪み、1 MHz 間隔、20 MHz トーン、
400 MS/s、-7 dBFS、平均単位

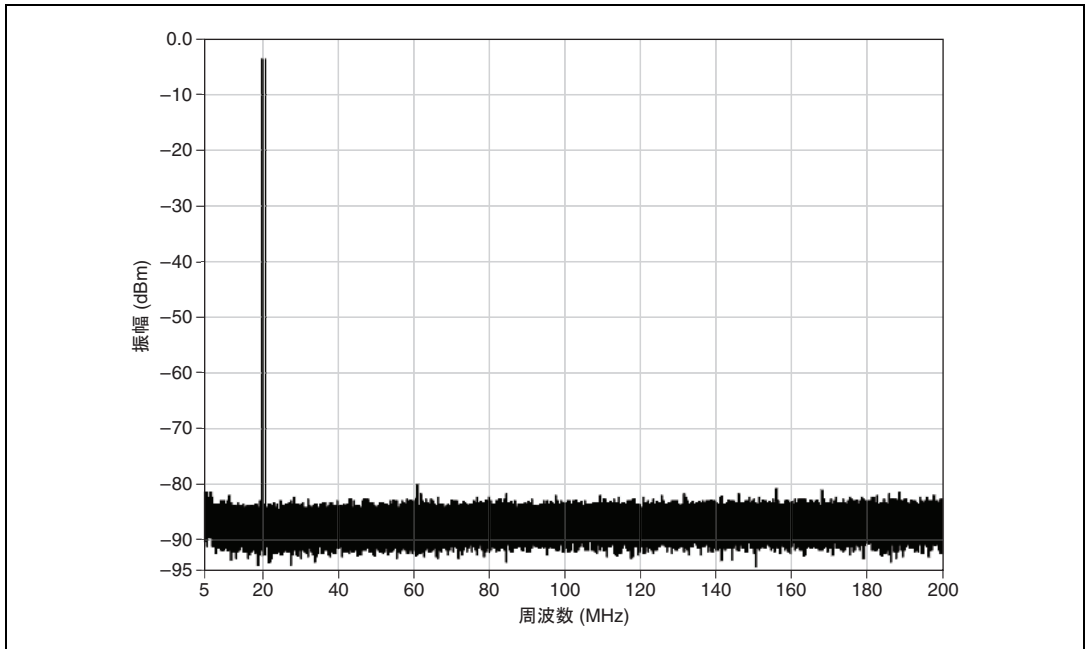


図 17 ダイレクトパス相互変調歪み、1 MHz 間隔、20 MHz トーン、400 MS/s、-7 dBFS、標準単位

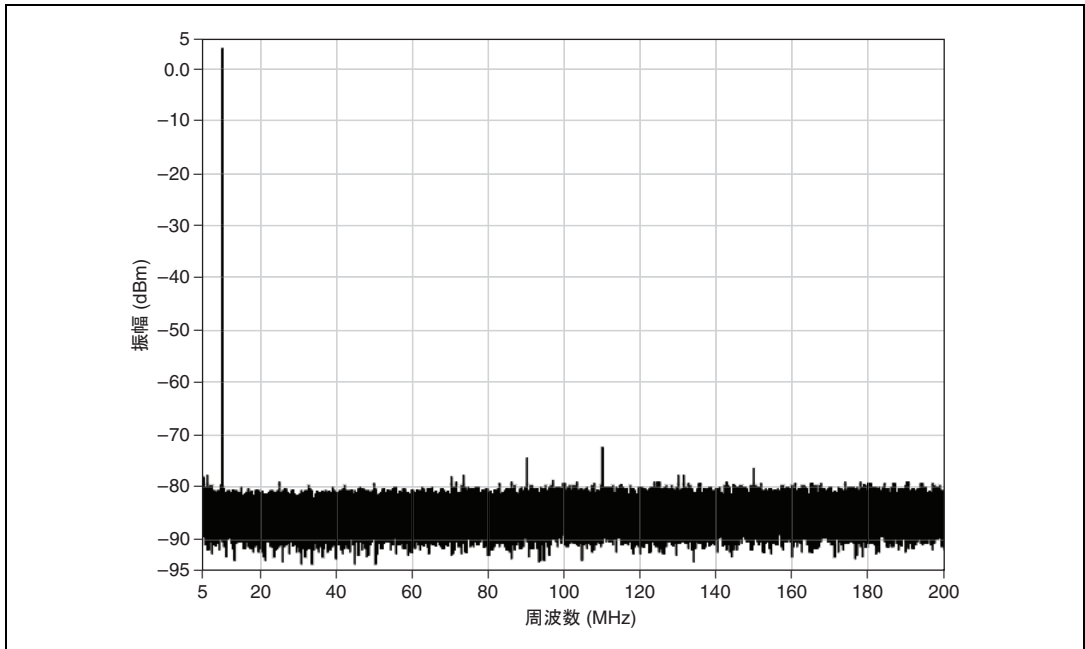


図 18 ダイレクトパス 10.000 MHz シングルトーンスペクトル、400 MS/s、-1 dBFS、標準単位

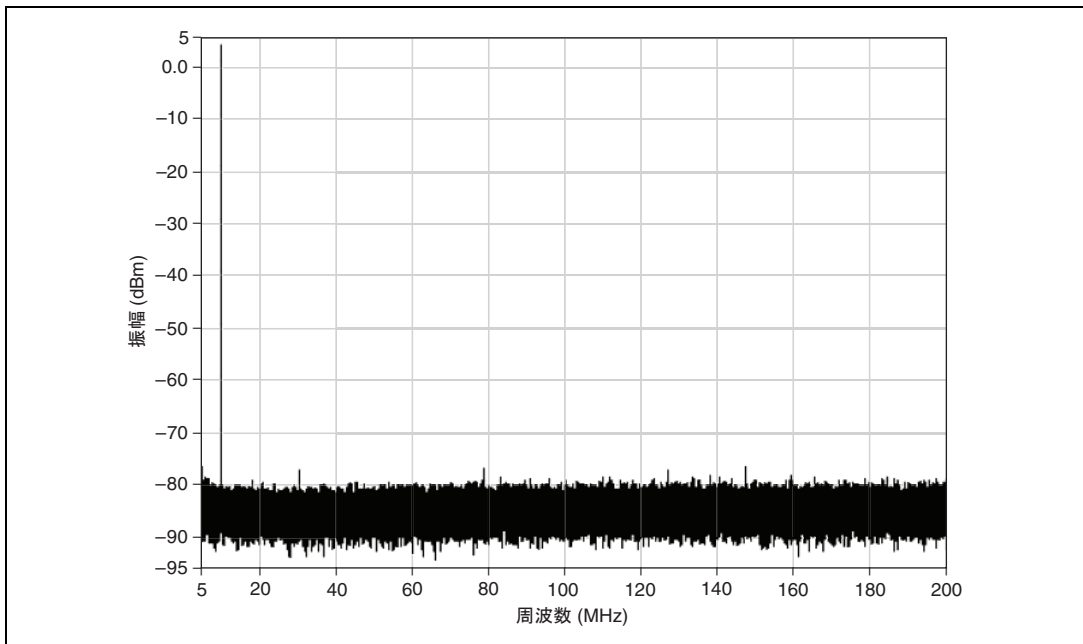


図 19 ダイレクトパス 10.100 MHz シングルトーンスペクトル、
400 MS/s、-1 dBFS、標準単位



メモ すべてのスペクトルグラフのノイズフロアは、測定デバイスによって制限されます。

仕様	値						コメント	
出力位相ノイズおよびジッタ[*]								
サンプルクロックソース	出力周波数 (MHz)	システム位相ノイズ密度 [†] (dBc/Hz)					システム出力統合ジッタ [†]	—
		100 Hz	1 kHz	10 kHz	100 kHz	1 MHz		
内部、高分解能クロック、400 MS/s	10	<-121	<-137	<-146	<-152	<-153	<350 fs	標準。
	100	<-101	<-119	<-126	<-136	<-141	<350 fs	
CLK IN 外部 10 MHz 基準クロック、400 MS/s	10	<-122	<-135	<-146	<-152	<-153	<350 fs	標準。
	100	<-105	<-115	<-126	<-136	<-141	<350 fs	
<p>メモ: 仕様はメインバスおよびダイレクトバス両方で有効ですが、出力ノイズフロアによって制限されます。</p> <p>[*] 400 MS/s の出力周波数で正弦波を生成します。</p> <p>[†] システム出力ジッタ (100 Hz ~ 100 kHz を統合)。</p>								

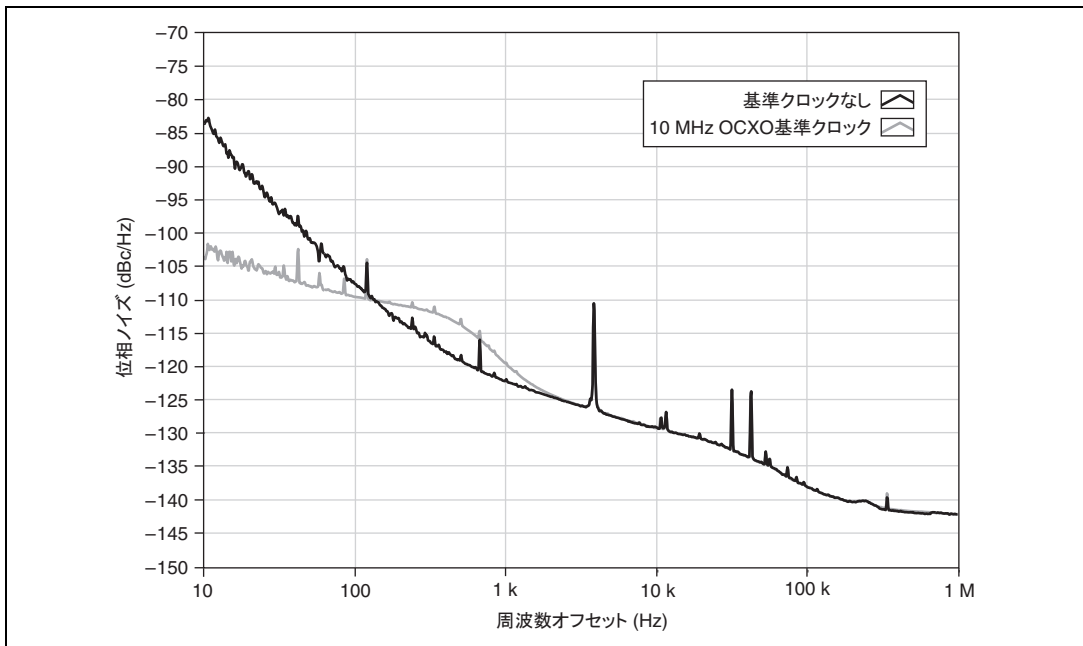


図 20 代表的なモジュールでの位相ノイズ、100 MHz 正弦波、400 MS/s 内部クロックサンプルレート、シャーフラン設定 LOW、基準クロックあり / なしの状態を示す

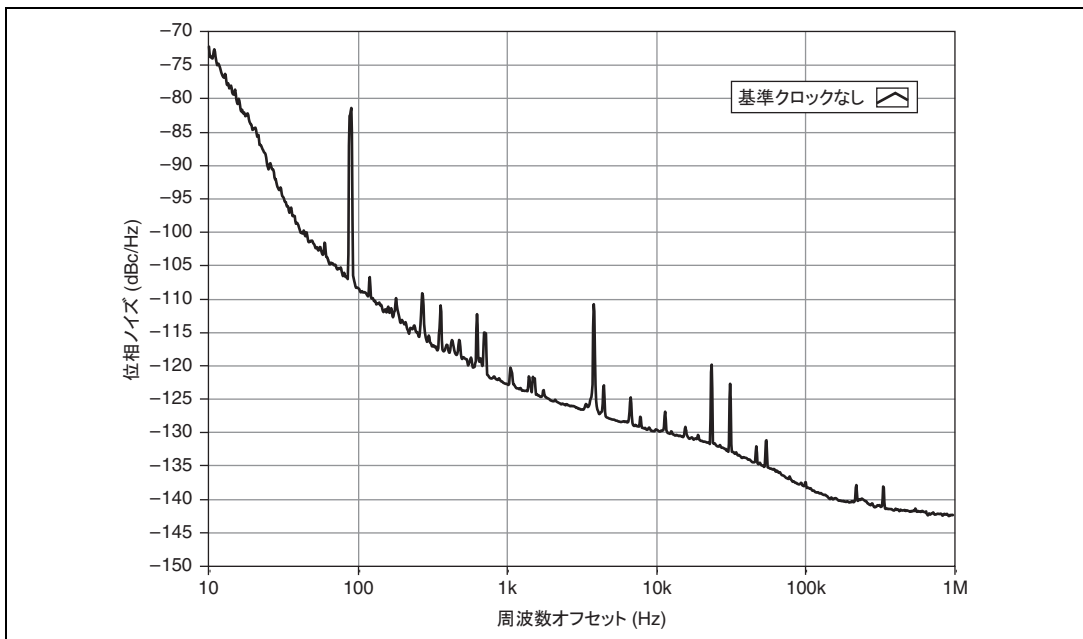


図 21 代表的なモジュールでの位相ノイズ、100 MHz 正弦波、400 MS/s 内部クロックサンプルレート、シャーフラン設定 HIGH、基準クロックなし

仕様	値		コメント
一般的な関数における推奨する最大周波数			
機能	メインパス	ダイレクトパス	ダイレクトパスは、周波数領域の性能に最適化。
正弦波	135 MHz	145 MHz	
方形波	150 MHz*	33 MHz ($<133 \text{ V}/\mu\text{s}$ スルーレート) †	
ランプ波	20 MHz*	1 MHz ($<50 \text{ V}/\mu\text{s}$ スルーレート) †	
三角波	20 MHz* (5 MHz)	8 MHz	
パルス応答			
立ち上がり / 立ち下がり時間 (10 ~ 90%)	フラットネス補正無効	フラットネス補正有効	標準。 50 Ω 負荷の値。
	メインパス、フィルタ無効		
	1.5 ns	—	
	メインパス、フィルタ有効		
	3 ns	3 ns	
	ダイレクトパス		
	3 ns	2.5 ns	
アベレーション	フラットネス補正無効	フラットネス補正有効	標準。 50 Ω 負荷の値。
	メインパス、フィルタ無効		
	3%	—	
	メインパス、フィルタ有効†		
	18%	25%	
	ダイレクトパス*		
	18% (7%)‡	22%	
<p>* フィルタ無効。</p> <p>† パルス型波形のアベレーションはアナログ再構成フィルタにより発生し、波形データでスルーレートが制限されていれば、大幅に小さくなる可能性があります。高スルーレートの波形は推奨しません。</p> <p>‡ 波形データで制限された $133 \text{ V}/\mu\text{s}$ のスルーレートで 7% のアベレーションが可能。DAC レートまたは信号周波数に関わらず、パルス型波形には、1 つの立ち上がりまたは立ち下がりエッジにつき複数のデータポイントが含まれる必要あり。</p>			

クロック

NI 5451 には、複数のクロックオプションがあります。波形生成は、サンプルクロックにより駆動されます。以下の図に示すように、デバイスのクロック構成には複数のオプションがあります。

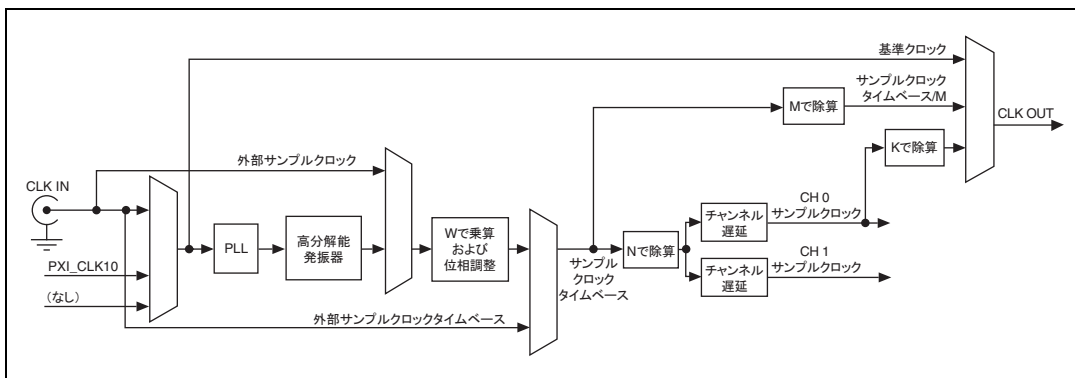


図 22 NI PXIe-5451 クロック



ヒント NI 5451 でのクロックのオプションについては、**NI 信号発生器ヘルプ→デバイス→NI 5450→動作理論→クロック**に移動し、『NI 信号発生器ヘルプ』にあるクロックのドキュメントを参照してください。

オンボードサンプルクロック

以下の図は、NI 5451 オンボードサンプルクロックパスを示します。

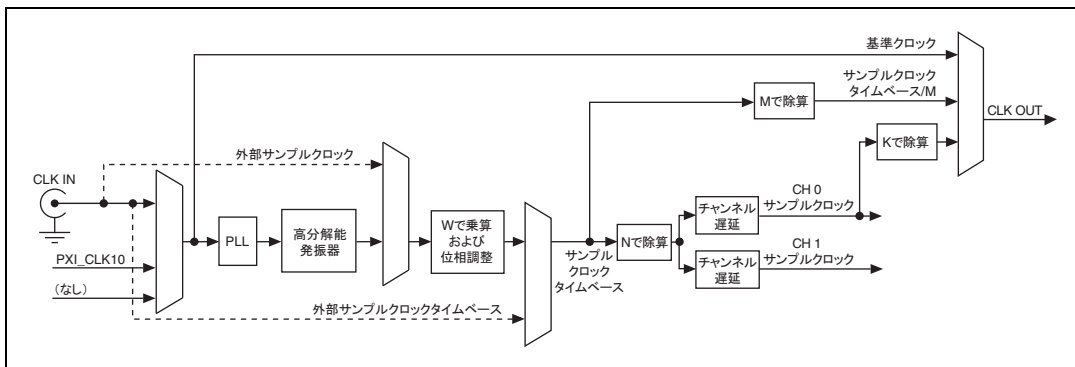


図 23 NI PXIe-5451 オンボードサンプルクロックおよび外部基準クロックパス

仕様	値	コメント
サンプルクロックレート範囲	12.2 kS/s ~ 400 MS/s	—
サンプルクロックレート周波数分解能	<5.7 μ Hz	サンプルクロック周波数により異なる。仕様は最悪のケース。
サンプルクロック遅延	0 ~ 2 ns、各チャンネルで独立	「チャンネル遅延」プロパティまたは「NIFGEN_ATTR_CHANNEL_DELAY」属性によりソフトウェアで設定。
サンプルクロック遅延分解能	10 ps	公称。
サンプルクロックタイムベース位相調整	± 1 サンプルクロックタイムベース周期	—
基準クロックソース	1. なし（内部基準） 2. PXI_CLK10（バックプレーン） 3. CLK IN（フロントパネルコネクタ）	—
基準クロック周波数	1 MHz ~ 100 MHz（1 MHz 刻み）、 100 MHz ~ 200 MHz（2 MHz 刻み）、 200 MHz ~ 400 MHz（4 MHz 刻み）、 10 MHz（デフォルト）。	$\pm 0.01\%$ の確度が必要
内部基準クロック周波数確度	$\pm 0.01\%$	外部基準クロックなしで測定。 基準クロックにロック時、周波数確度は基準クロックソースの周波数確度のみに依存。

外部サンプルクロック

以下の図は、NI 5451 外部サンプルクロックパスを示します。

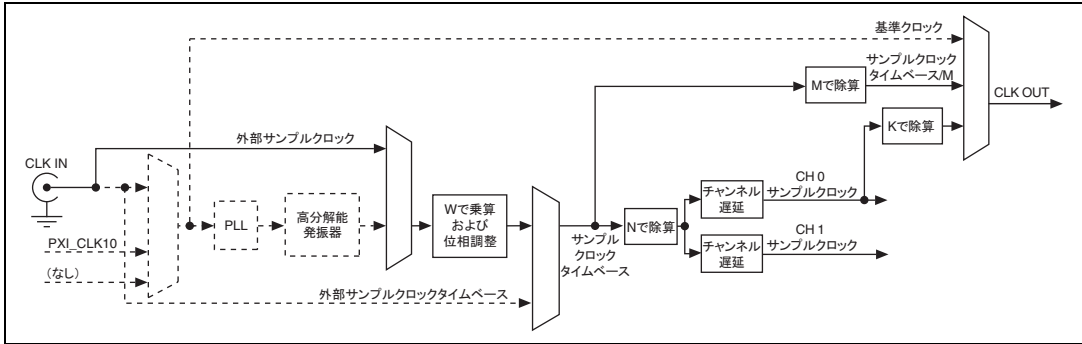


図 24 NI PXIe-5451 外部サンプルクロックパス

仕様	値	コメント
外部サンプルクロックソース	CLK IN、フロントパネルコネクタ、乗算および除算あり	—
外部サンプルクロックレート	10 MS/s、20 MS/s ~ 400 MS/s	—
サンプルクロックレート範囲	12.2 kS/s ~ 400 MS/s	—
乗算 / 除算係数範囲	外部サンプルクロックレートにより異なる	図 24 にある「Wで乗算」および「Nで除算」を参照。
サンプルクロック遅延	0 ~ 2 ns、各チャンネルで独立	「チャンネル遅延」プロパティまたは「NIFGEN_ATTR_CHANNEL_DELAY」属性によりソフトウェアで設定。
サンプルクロック遅延分解能	10 ps	公称。
サンプルクロックタイムベース位相調整	±1 サンプルクロックタイムベース周期	—

外部サンプルクロックタイムベース

以下の図は、NI 5451 外部サンプルクロックタイムベースパスを示します。

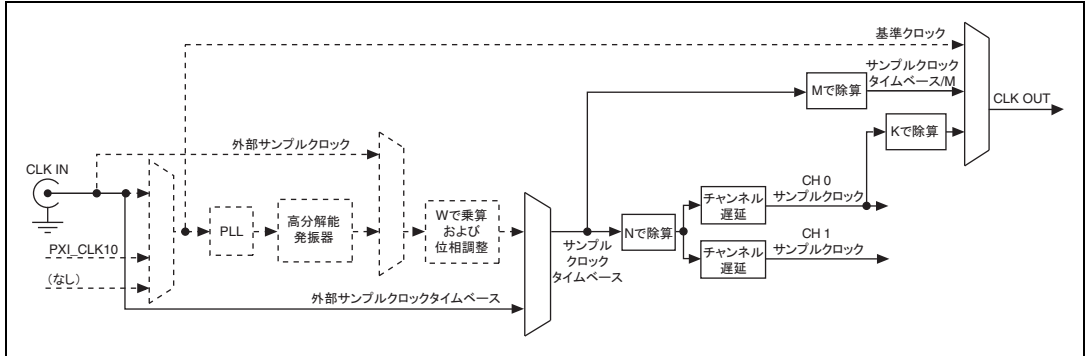


図 25 NI PXIe-5451 外部サンプルクロックタイムベースパス

仕様	値	コメント
外部サンプルクロックタイムベースソース	CLK IN、フロントパネルコネクタ、除算あり	—
外部サンプルクロックタイムベースレート範囲	200 MS/s ~ 400 MS/s	—
除算係数範囲	1、2 ~ 32768 (2 刻み)	図 25 にある「N で除算」を参照。
サンプルクロック遅延	0 ~ 2 ns、各チャンネルで独立	—
サンプルクロック遅延分解能	10 ps	公称。

クロックをエクスポートする

仕様	値		コメント
基準クロック	出力先	レート	—
	CLK OUT	1 MHz ~ 400 MHz	
	PFI<0..1>	1 MHz ~ 200 MHz	
サンプルクロック	CLK OUT	100 kHz ~ 400 MHz	オプションの分周器あり。
	PFI<0..1>	0 MHz ~ 200 MHz	
サンプルクロックタイムベース	CLK OUT	100 kHz ~ 400 MHz	オプションの分周器あり。
	PFI<0..1>	0 MHz ~ 200 MHz	

端子

CLK IN (サンプルクロックおよび基準クロック入力、フロントパネルコネクタ)

仕様	値	コメント
方向	入力	—
出力先	1. 基準クロック 2. サンプルクロック 3. サンプルクロックタイムベース	—
周波数範囲	1 MHz ~ 400 MHz	すべての出力先に適用されるわけではありません。適用範囲については、クロック構成の仕様を参照。
入力電圧範囲	500 mV _{pk-pk} ~ 5 V _{pk-pk} (50 Ω 負荷) (-2 dBm ~ +18 dBm)	50% のデューティサイクル入力。
	550 mV _{pk-pk} ~ 4.5 V _{pk-pk} (50 Ω 負荷) (-1.2 dBm ~ +17 dBm)	45 ~ 55% のデューティサイクル入力。

仕様	値	コメント
入力保護範囲	6 V _{pk-pk} (50 Ω 負荷) 19.5 dBm	50% のデューティサイクル入力。
	5.4 V _{pk-pk} (50 Ω 負荷) 18.5 dBm	45 ~ 55% のデューティサイクル入力。
デューティサイクル要件	45% ~ 55%	—
入カインピーダンス	50 Ω、公称	—
入カカップリング	AC	—
電圧定在波比 (VSWR)	1.3:1 (最大 2 GHz)	公称。

CLK OUT (サンプルクロックおよび基準クロック出力、フロントパネルコネクタ)

仕様	値	コメント
方向	出力	—
ソース	1. サンプルクロックは、整数 K ($1 \leq K \leq 3$ 、最小) で分周可能。 2. 基準クロック 3. サンプルクロックは、整数 M ($1 \leq M \leq 1048576$) で分周可能。	分周器の最大値 K は、サンプルレートに依存。
周波数範囲	100 kHz ~ 400 MHz	—
出力電圧	≥ 0.7 V _{pk-pk} (50 Ω 負荷)	標準。
最大出力過負荷	3.3 V _{pk-pk} (50 Ω ソースから)	—
出カカップリング	AC	—
VSWR	1.3:1 (最大 2 GHz)	公称。

PFI 0 および PFI 1 (プログラム可能な機能的インタフェース、フロントパネルコネクタ)

仕様	値	コメント
方向	双方向	—
周波数範囲	DC ~ 200 MHz	—
入力の場合 (トリガ)		
出力先	開始トリガ、スクリプトトリガ	—
入力範囲	0 ~ 5 V	—
入力保護範囲	-2 V ~ +6.5 V	—
V_{IH}	1.8 V	—
V_{IL}	1.5 V	—
入力インピーダンス	10 k Ω 、公称	—

仕様	値		コメント
出力の場合 (イベント)			
ソース	1. サンプルクロックは、整数 K ($2 \leq K \leq 3$ 、最小) で分周可能。 2. サンプルクロックタイムベースは、整数 M ($2 \leq M \leq 1048576$) で分周可能。 3. 基準クロック 4. マーカイベント 5. データマーカイベント 6. エクスポートした開始トリガ 7. エクスポートしたスクリプトトリガ 8. 開始準備完了イベント 9. 開始したイベント 10.完了イベント		サンプルクロック分周器の最大値 K は、サンプルレートに依存。
出カインピーダンス	メインパス	ダイレクトパス	
	50 Ω 、公称	50 Ω (4%、-0%)	
最大出力過負荷	-2 V ~ +6.5 V		—
V_{OH}	最小: 2.4 V (開回路)、1.3 V (50 Ω 負荷)		出力ドライバは、最大 200 MHz まで +3.3 V TTL/CMOS に対応。
V_{OL}	最大: 0.4 V (開回路)、0.2 V (50 Ω 負荷)		
立ち上がり / 立ち下がり時間	3 ns		標準。 10 pF の負荷。

トリガおよびイベント

トリガ

仕様	値	コメント
ソース	1. PFI<0..1> (SMB フロントパネルコネクタ) 2. PXI_Trig<0..7> (バックプレーンコネクタ) 3. 即時 (トリガを待機しない)。デフォルト。	—
タイプ	1. 開始トリガエッジ 2. スクリプトトリガエッジおよびレベル 3. ソフトウェアトリガ	—
エッジ検出	立ち上がり、立ち下がり	—
最小パルス幅	25 ns	『NI 信号発生器ヘルプ』で NI 信号発生器ヘルプ→デバイス→NI 5451→トリガ→トリガタイミング に進み、 t_{s1} の説明を参照。
OSP 無効時のトリガからアナログ出力の遅延	154 サンプルクロックタイムベース周期 + 65 ns、公称	『NI 信号発生器ヘルプ』で NI 信号発生器ヘルプ→デバイス→NI 5451→トリガ→トリガタイミング に進み、 t_{s2} の説明を参照。
OSP が有効な場合の追加遅延	OSP 構成によって異なる	—

仕様	値	コメント
トリガのエキスポート		
エキスポートしたトリガの出力先	1. PFI<0..1> (SMB フロントパネルコネクタ) 2. PXI_Trig<0..6> (バックプレーンコネクタ)	—
エキスポートしたトリガ遅延	50 ns、公称	『NI 信号発生器ヘルプ』で NI 信号発生器ヘルプ→デバイス→NI 5451→トリガ→トリガタイミング に進み、 t_{s3} の説明を参照。
エキスポートしたトリガパルス幅	>150 ns	『NI 信号発生器ヘルプ』で NI 信号発生器ヘルプ→デバイス→NI 5451→トリガ→トリガタイミング に進み、 t_{s4} の説明を参照。

イベント

仕様	値		コメント
出力先	1. PFI<0..1> (SMB フロントパネルコネクタ) 2. PXI_Trigger<0..6> (バックプレーンコネクタ)		—
タイプ	マーカ <0..3>、データマーカ <0..1>、開始準備完了、開始済み、完了		各チャンネルにつき 2 つのデータマーカあり。
波形量	マーカ位置は、2 つのサンプルの整数倍で配置される必要があります。		—
幅	調整可能、最小 2 サンプル デフォルトは 150 ns。		『NI 信号発生器ヘルプ』で NI 信号発生器ヘルプ→基本概念→波形の基本概念→イベント→マーカイベント に進み、 t_{m2} の説明を参照。
スキュー	出力先	アナログ出力の場合	『NI 信号発生器ヘルプ』で NI 信号発生器ヘルプ→基本概念→波形の基本概念→イベント→マーカイベント に進み、 t_{m1} の説明を参照。
	PFI<0..1>	±3 サンプルクロック周期	
	PXI_Trigger<0..6>	±6 サンプルクロック周期	

波形生成機能

仕様	値			コメント
メモリ使用	NI 5451 は、波形と命令がオンボードメモリを共有する SMC (Synchronization and Memory Core) テクノロジを使用しています。シーケンスリストのセグメント数、メモリ内の最大波形数、および波形ストレージで使用できるサンプル数などのパラメータは、柔軟性があり、ユーザ定義です。			詳細については、『NI 信号発生器ヘルプ』から NI 信号発生器ヘルプ→プログラミング→リファレンス→NI-TCik 同期ヘルプ を参照。
オンボードメモリサイズ	128 MB オプション	512 MB オプション	2 GB オプション	メモリは両チャンネル間で共有。
	134,217,728 バイト	536,870,912 バイト	2,147,483,648 バイト	
ループカウント	1 ~ 16,777,215 バーストトリガ時：無制限			—
波形量	波形サイズは、2つのサンプルの整数倍である必要があります。			—
出力モード				
任意波形モード	単一波形がオンボードメモリに格納される波形のセットから選択され、生成されます。			—
スクリプトモード	スクリプトにより、複数の波形を複雑な組み合わせでリンクし、繰り返し実行することができます。スクリプトは、オンボードメモリに格納された波形がデバイスに送信される方法を示す一連の命令です。スクリプトは、波形の生成、生成回数、生成に関わるトリガとマーカの順序を指定することができます。			—

仕様	値				コメント
出力モード (続き)					
任意シーケンスモード	シーケンスによって NI 5451 が波形のセットを特定の順序で生成します。シーケンスの要素は、セグメントとしても示されます。各セグメントは、一連の命令に関連付けられます。命令は、メモリ内の波形から選択される波形、生成される波形のループ（繰り返し）の数、そしてマーカ出力信号が送信される波形のサンプルを認識します。				—
最小波形サイズ (サンプル)					
トリガモード	チャンネル数	任意波形モード	任意シーケンスモード >180 MS/s	任意シーケンスモード ≤ 180 MS/s	最小波形サイズはサンプルレートに依存。 200 MHz のトリガを使用して測定。
シングル	1	4	2	2	
	2	4	4	4	
連続	1	142	140	58	
	2	284	280	116	
ステップ	1	210	154	54	
	2	420	308	108	
バースト	1	142	1,134	476	
	2	284	2,312	952	

仕様	値				コメント
メモリ制限 (バイト)					
	チャンネル数	128 MB	512 MB	2 GB	
任意波形モード、最大波形メモリ	1	67,108,352	268,434,944	1,073,741,312	特別な記載がない限りすべてのトリガモード。
	2	33,553,920	134,217,216	536,870,400	
任意シーケンスモード、最大波形メモリ	1	67,108,352	268,434,944	1,073,741,312	条件：シーケンス内に1または2つのセグメントがある場合。
	2	33,553,920	134,217,216	536,870,400	
任意シーケンスモード、最大波形	1	1,048,575	4,194,303	16,777,217	条件：シーケンス内に1または2つのセグメントがある場合。
	2	524,287	2,097,151	8,388,607	
任意シーケンスモード、シーケンス内の最大セグメント	1	8,388,597	33,554,421	134,217,717	条件：波形サイズが <4,000 サンプルの場合。
	2	4,194,293	16,777,205	67,108,853	

仕様	値				コメント
波形再生時間					
最大再生時間、サンプルレート	チャンネル数	128 MB	512 MB	2 GB	単トリガモード。 連続、ステップ、またはバーストトリガモードを使用して、再生時間を大幅に延長することが可能。
400 MS/s	1	0.17 秒	0.67 秒	2.68 秒	
	2	0.084 秒	0.34 秒	1.34 秒	
25 MS/s	1	2.68 秒	10.74 秒	42.95 秒	
	2	1.34 秒	5.37 秒	21.47 秒	
100 kS/s	1	11 分 11 秒	44 分 44 秒	2 時間 58 分 57 秒	
	2	5 分 35 秒	22 分 22 秒	1 時間 29 分 29 秒	

オンボード信号処理

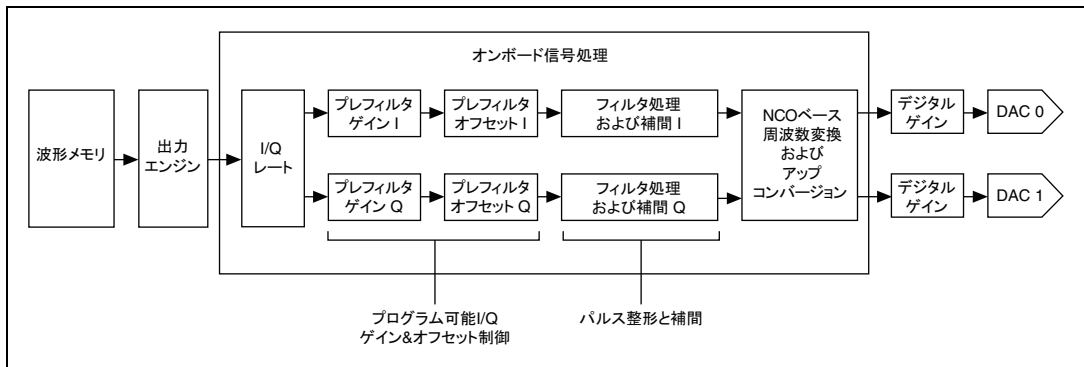


図 26 オンボード信号処理ブロック図

仕様	値	コメント
I/Q レート		
OSP 補間範囲	2、4、8、12、16、20、 24 ~ 8,192 (8 の倍数) 8,192 ~ 16,384 (16 の倍数) 16,384 ~ 32,768 (32 の倍数)	—
I/Q レート	(サンプルクロックレート) ÷ (OSP 補間)	例: サンプルクロックレートが 400 MS/s の場合の I/Q レート範囲 = 12.2 kS/s ~ 200 MS/s
データ処理モード*	1. 実数 (Iパスのみ) 2. 複素 (I/Q)	—
OSP モード†	1. IF 2. ベースバンド	—
最大帯域幅‡	$0.8 \times I/Q$ レート	—
<p>メモ: 周波数変換およびアップコンバージョンについては、『NI 信号発生器ヘルプ』から NI 信号発生器ヘルプ→デバイス→NI 5451→動作理論→オンボード信号処理 (OSP) →コンポーネント→数値制御発振器 (NCO) を参照してください。</p> <p>* データ処理モードは OSP エンジンデータソースを表します。データは単一ストリームの実データ (実数) または個別のストリームの実データおよび虚データ (複素) です。</p> <p>† OSP モードは、補間後のデータで実行される信号処理機能を示します。IF モードでの I および Q データストリームは、単一出カストリーム (DAC 0/I) で中間周波数に直交アップコンバートされます。ベースバンドモードでは、I および Q データストリームが個別の出カストリーム (DAC 0/I および DAC 1/Q) に分岐する前に周波数シフトが適用されます。</p> <p>‡ 外部 I/Q 変調器使用時の RF 帯域幅 = $0.8 \times I/Q$ レート。</p>		

仕様	値			コメント
プレフィルタゲインおよびオフセット				
プレフィルタゲインおよびオフセット分解能	21 ビット			—
プレフィルタゲインレンジ	-16.0 ~ +16.0 ($ \text{値} < 1$ ユーザデータを減衰)			単位なし
プレフィルタオフセットレンジ	-1.0 ~ +1.0			プレフィルタゲインの後に適用。
プレフィルタ出力	(ユーザデータ × プレフィルタゲイン) + プレフィルタオフセット			$ \text{出力} > 1$ の時にオーバーフローが発生。
有限インパルス応答 (FIR) フィルタ処理				
フィルタタイプ	パラメータ	最小	最大	
平坦	パスバンド	0.4	0.4	I/Q レート × パスバンドまでリップルを最小化するローパスフィルタ。
二乗余弦	アルファ	0.1	0.4	パルス整形を使用する場合、これらのフィルタでは 24 以上の OSP 補間係数を必要とします。
平方根二乗余弦	アルファ	0.1	0.4	
数値制御発振器 (NCO)				
最大周波数	0.4 × サンプルレート			—
周波数分解能	サンプルレート / 2^{48}			例: 1.42 μ Hz (400 MS/s のサンプルレート)。
調整速度	250 μ s			ソフトウェアおよびシステムに依存。

仕様	値	コメント
デジタル特性		
最大 NCO ス プリアス	<-90 dBc	フルスケール出力
補間フラット フィルタパス バンドリプル	<0.1 dB	0 ~ (0.4 × 1/Q レー ト) までのパスバン ド。 リプルは補間レート に依存します。
補間フラット フィルタ帯域 外減衰量	>80 dB	(0.6 × 1/Q レート) からのストップバン ド減衰量

仕様		値										コメント
IF変調性能 (公称)												
QAM 次数	シンボ ルレ ート (MS/s)	アル プ ア	帯 域 幅	EVM (%)			MER (dB)			—		
				40 MHz IF	70 MHz IF	110 MHz IF	40 MHz IF	70 MHz IF	110 MHz IF			
M = 4	0.16	0.25	200 kHz	0.2	0.2	0.2	57	57	57	56	—	
	0.80	0.25	1.00 MHz	0.2	0.2	0.2	57	56	55			
	4.09	0.22	4.98 MHz	0.2	0.3	0.2	57	52	55			
M = 16	17.6*	0.25	22.0 MHz	0.3	0.5	0.4	51	45	49	—		
	32.0*	0.25	40.0 MHz	0.6	—	0.6	42	—	43			
M = 64	5.36	0.15	6.16 MHz	0.2	0.3	0.2	54	51	53	—		
	6.95	0.15	7.99 MHz	0.3	0.3	0.3	52	51	50			
	25.0	0.15	28.75 MHz	0.4	0.6	0.4	46	43	46			
M = 256	6.95	0.15	7.99 MHz	0.3	0.3	0.4	52	51	49	—		
メモ: シングルエンドメドインパス、-1 dBFS、フラットネス補正有効、オンボードサンプリングクロック (基準なし) シンボル数 = 1,024 すべての測定は NI PXIe-5622 を使用して、NI 5451 への位相ロックなし、等化有効、40 MHz IF および 110 MHz IF (内部ロック使用)、70 MHz IF (100 MHz で外部ロック使 用) の条件下で行われました。 * 生成前に、データの部分補間が適用されています。補間については、『NI 信号発生器ヘルプ』から、 NI 信号発生器ヘルプ から、 NI 信号発生器ヘルプ → デバイス → NI 5451 → 動作理論 → オンボード信号処 理 (OSP) → ベースバンド補間に関する注意事項 を参照してください。												

キャリブレーション

仕様	値	コメント
外部キャリブレーション	外部キャリブレーションは、ADC 電圧基準およびパスバンドフラットネスを校正します。適切な定数は、不揮発性メモリに保管されます。	—
セルフキャリブレーション	オンボードでは、24 ビット ADC および精度電圧基準を用いて DC ゲインおよびオフセットを校正します。オンボードチャンネルアライメント回路は、チャンネル間のスキューを校正するのに使用されます。セルフキャリブレーションは、ソフトウェアを利用してユーザが開始し、完了までに約 60 秒かかります。適切な定数は、不揮発性メモリに保管されます。	—
キャリブレーション間隔	仕様は外部キャリブレーションから 1 年間有効。	—
ウォームアップ時間	15 分	—

電力

仕様	標準	最大	コメント
+3.3 VDC	1.9 A	2.0 A	—
+12 VDC	2.6 A	2.9 A	—
合計電力	37.5 W	41.4 W	—

ソフトウェア

仕様	値	コメント
ドライバソフトウェア	NI-FGEN は、IVI 準拠ドライバで NI 5451 の構成、制御、および校正を可能にします。NI-FGEN は、多数の開発環境アプリケーションプログラミングインタフェースを提供します。	—
アプリケーションソフトウェア	NI-FGEN は、以下のアプリケーション開発環境のプログラミングインタフェースを提供します。 <ul style="list-style-type: none">• LabVIEW• LabWindows™/CVI™• Measurement Studio• Microsoft Visual C++ .NET• Microsoft Visual C/C++• Microsoft Visual Basic	—
対話式の制御および構成ソフトウェア	FGEN ソフトフロントパネルは、NI 5451 の対話的制御をサポートしています。FGEN ソフトフロントパネルは NI-FGEN DVD に含まれています。 Measurement & Automation Explorer (MAX) で NI 5451 を対話的に構成、そしてテストすることができます。MAX も NI-FGEN DVD に含まれています。 NI 5451 は、NI SignalExpress と併用可能です。	—

物理特性

ハードウェアのフロントパネル

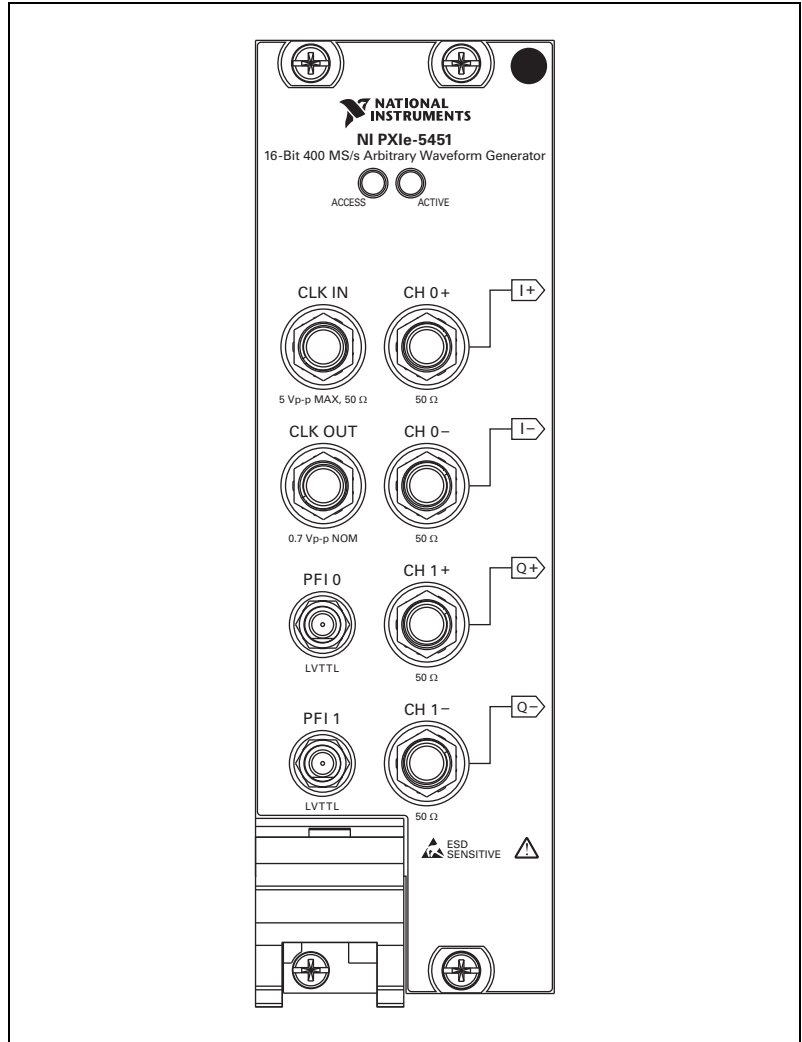


図 27 NI 5451 フロントパネル

仕様	値	コメント
外形寸法	3U、2 スロット、PXI Express モジュール 21.6 × 4.0 × 13.0 cm (8.5 × 1.6 × 5.1 in.)	—
重量	550 g (19.4 oz)	—
フロントパネルコネクタ		
ラベル	機能	コネクタタイプ
CH 0+/I+	差動およびシングルエンドアナログ出力	SMA
CH 0-/I-	差動アナログ出力	SMA
CH 1+/Q+	差動およびシングルエンドアナログ出力	SMA
CH 1-/Q-	差動アナログ出力	SMA
CLK IN	サンプルクロック、サンプルクロックタイムベース、および基準クロック入力	SMA
CLK OUT	サンプルクロック、サンプルクロックタイムベース、および基準クロック出力	SMA
PFI 0	マーカ出力、トリガ入力、サンプルクロック出力、エクスポートしたトリガ出力	SMB
PFI 1	マーカ出力、トリガ入力、サンプルクロック出力、エクスポートしたトリガ出力	SMB
フロントパネル LED インジケータ		
ラベル	機能	フロントパネル LED の詳細については、『NI 信号発生器ヘルプ』を参照してください。
ACCESS	ACCESS LED は、NI 5451 からコントローラのインタフェースおよび PXI Express バスのステータスを示します。	
ACTIVE	ACTIVE LED は、NI 5451 のオンボード生成ハードウェアのステータスを示します。	

NI PXIe-5451 の環境



メモ NI PXIe-5451 を効果的に冷却するには、NI 5451 キットに含まれる『強制空冷の維持について』のガイドラインに従ってください。NI PXIe-5451 は、室内使用を意図して設計されています。

仕様	値	コメント
動作温度	0 ~ 55 °C (すべての NI 製 PXI Express シャーシで動作時) IEC 60068-2-1、IEC 60068-2-2 に準拠。 メモ : 10 °C 以下の周囲温度での PXI Express データ転送レート最大化の詳細については、 ni.com/kb から技術サポートデータベースのドキュメント ID 「4AEB2ML1」を参照してください。	—
保管温度	-25 ~ +85 °C。IEC 60068-2-1、IEC 60068-2-2 に準拠。	—
動作時の相対湿度	10 ~ 90% (結露なきこと)。IEC 60068-2-56 に準拠。	—
保管時の相対湿度	5 ~ 95% (結露なきこと)。IEC 60068-2-56 に準拠。	—
動作時衝撃	30 g、半正弦波、11 ms パルス。IEC 60068-2-27 に準拠。MIL-PRF-28800F に準拠してテストプロファイルを確立。	スペクトルおよびジッタ仕様が低下する場合があります。
保管時衝撃	50 g、半正弦波、11 ms パルス。IEC 60068-2-27 に準拠。MIL-PRF-28800F に準拠してテストプロファイルを確立。	—
動作振動	5 Hz ~ 500 Hz、0.31 g _{rms} 。IEC 60068-2-64 に準拠。	スペクトルおよびジッタ仕様が低下する場合があります。
保管振動	5 Hz ~ 500 Hz、2.46 g _{rms} 。IEC 60068-2-64 に準拠。テストプロファイルは、MIL-PRF-28800F、Class B の要件を上回る。	—
高度	最大 2,000 m (周囲温度 25 °C 時)	—
汚染度	2	—

認可および準拠

安全性

この製品は、計測、制御、実験に使用される電気装置に関する以下の規格および安全性の必要条件を満たします。

- IEC 61010-1、EN 61010-1
- UL 61010-1、CSA 61010-1



メモ

UL およびその他の安全保証については、製品ラベルまたは「オンライン製品認証」セクションを参照してください。

電磁両立性

この製品は、計測、制御、実験に使用される電気装置に関する以下の EMC 規格の必要条件を満たします。

- EN 61326-1 (IEC 61326-1): Class A エミッション、基本イミュニティ
- EN 55011 (CISPR 11): Group 1、Class A エミッション
- AS/NZS CISPR 11: Group 1、Class A エミッション
- FCC 47 CFR Part 15B: Class A エミッション
- ICES-001: Class A エミッション



メモ

EMC 宣言および認証については、「オンライン製品認証」セクションを参照してください。

CE 準拠

この製品は、該当する EC 理事会指令による基本的要件に適合していません。

- 2006/95/EC、低電圧指令（安全性）
- 2004/108/EC、電磁両立性指令（EMC）

オンライン製品認証

この製品の製品認証および適合宣言（DOC）を入手するには、ni.com/certification にアクセスして型番または製品ラインで検索し、保証の欄の該当するリンクをクリックしてください。

環境管理

ナショナルインスツルメンツは、環境に優しい製品の設計および製造に努めています。NI は、製品から特定の有害物質を除外することが、環境および NI のお客様にとって有益であると考えています。

環境の詳細な情報については、ni.com/environment（英語）の NI and the Environment（英語）を参照してください。このページには、ナショナルインスツルメンツが準拠する環境規制および指令、およびこのドキュメントに含まれていないその他の環境に関する情報が記載されています。

廃電気電子機器（WEEE）



欧州のお客様へ 製品寿命を過ぎたすべての製品は、必ず WEEE リサイクルセンターへ送付してください。WEEE リサイクルセンターおよびナショナルインスツルメンツの WEEE への取り組み、および廃電気電子機器の WEEE 指令 2002/96/EC 準拠については、ni.com/environment/weee（英語）を参照してください。

电子信息产品污染控制管理办法（中国 RoHS）



中国客户 National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录 ni.com/environment/rohs_china。(For information about China RoHS compliance, go to ni.com/environment/rohs_china.)

サポート情報

技術サポートリソースの一覧は、ナショナルインスツルメンツのウェブサイトでご覧いただけます。ni.com/jp/support では、トラブルシューティングやアプリケーション開発のセルフヘルプリソースから、ナショナルインスツルメンツのアプリケーションエンジニアの E メール / 電話の連絡先まで、あらゆるリソースを参照することができます。

適合宣言 (Doc) とは、その会社の自己適合宣言を用いた、さまざまな欧州閣僚理事会指令への適合の宣言のことです。この制度により、電磁両立性 (EMC) に対するユーザ保護や製品の安全性に関する情報が提供されます。ご使用の製品の適合宣言は、ni.com/certification (英語) から入手できます。ご使用の製品でキャリブレーションがサポートされている場合、ni.com/calibration からその製品の Calibration Certificate (英語) を入手してご利用になることもできます。

ナショナルインスツルメンツでは、米国本社 (11500 North Mopac Expressway, Austin, Texas, 78759-3504) および各国の現地オフィスにてお客様にサポート対応しています。日本国内でのサポートについては、ni.com/jp/support でサポートリクエストを作成するか、0120-527196 (フリーダイヤル) または 03-5472-2970 (大代表) までお電話ください。日本国外でのサポートについては、各国の営業所にご連絡ください。

イスラエル 972 3 6393737, イタリア 39 02 41309277,
インド 91 80 41190000, 英国 44 (0) 1635 523545,
オーストラリア 1800 300 800, オーストリア 43 662 457990-0,
オランダ 31 (0) 348 433 466, カナダ 800 433 3488,
韓国 82 02 3451 3400, シンガポール 1800 226 5886,
スイス 41 56 2005151, スウェーデン 46 (0) 8 587 895 00,
スペイン 34 91 640 0085, スロベニア 386 3 425 42 00,
タイ 662 278 6777, 台湾 886 02 2377 2222, チェコ 420 224 235 774,
中国 86 21 5050 9800, デンマーク 45 45 76 26 00,
ドイツ 49 89 7413130, トルコ 90 212 279 3031,
ニュージーランド 0800 553 322, ノルウェー 47 (0) 66 90 76 60,
フィンランド 358 (0) 9 725 72511, フランス 01 57 66 24 24,
ブラジル 55 11 3262 3599, ベルギー 32 (0) 2 757 0020,
ポーランド 48 22 328 90 10, ポルトガル 351 210 311 210,
マレーシア 1800 887710, 南アフリカ 27 0 11 805 8197,
メキシコ 01 800 010 0793, レバノン 961 (0) 1 33 28 28,
ロシア 7 495 783 6851

CVI, LabVIEW, National Instruments, NI, ni.com, National Instruments のコーポレートロゴ及びイーグルロゴは、National Instruments Corporation の商標です。その他の National Instruments の商標については、ni.com/trademarks に掲載されている「Trademark Information」をご覧ください。The mark LabWindows is used under a license from Microsoft Corporation. Windows is a registered trademark of Microsoft Corporation in the United States and other countries. 本文中に記載されたその他の製品名および企業名は、それぞれの企業の商標または商号です。National Instruments の製品 / 技術を保護する特許については、ソフトウェアで参照できる特許情報 (ヘルプ>特許情報)、メディアに含まれている patents.txt ファイル、または「National Instruments Patent Notice」(ni.com/patents) のうち、該当するリソースから参照してください。